Open source consortium of Instrumentation

J-PARC T2K実験における陽子ビーム位置検出回路によるビーム位置の測定

2017/03/18　日本物理学会　第72回年次大会

彌益　紗希（岡山理）

開発メンバー（岡大理　KEK素核研　Open-It）

坂下　健，小汐　由介，内田　智久，池野　正弘，
庄子　正剛，Megan Friend, 中平　武

目次

1. T2K実験

2. 陽子ビーム位置検出回路の開発の現状

3. 今後の展望

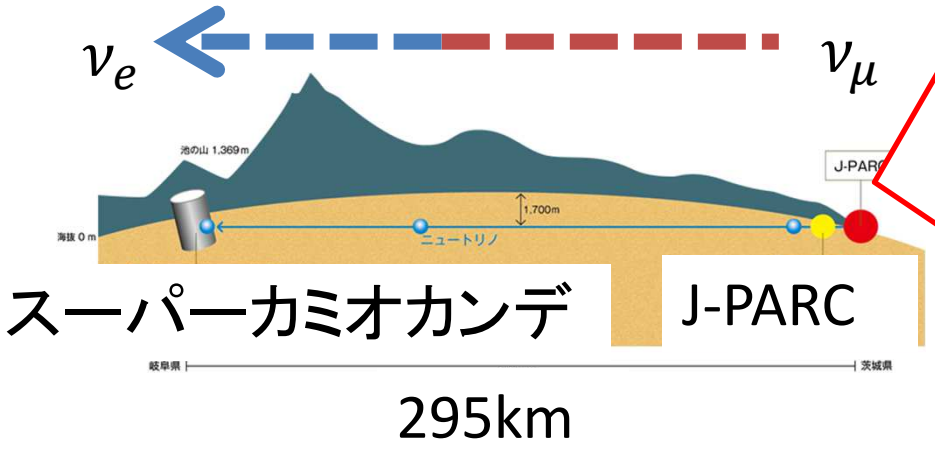
目次

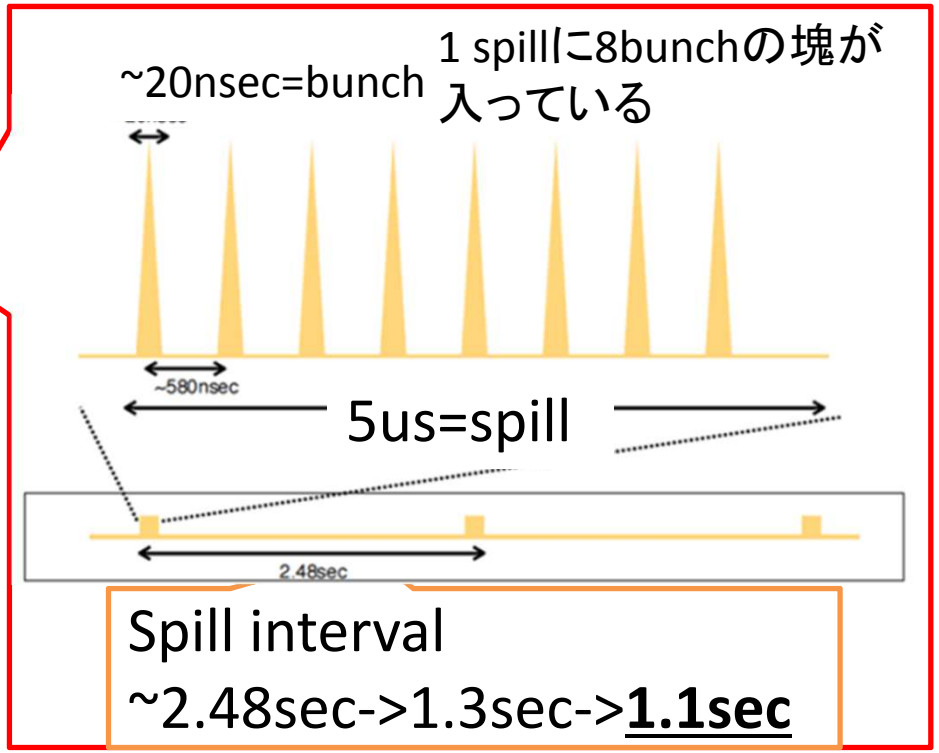
1. T2K実験

2. 陽子ビーム位置検出回路の開発の現状

3. 今後の展望

T2K実験



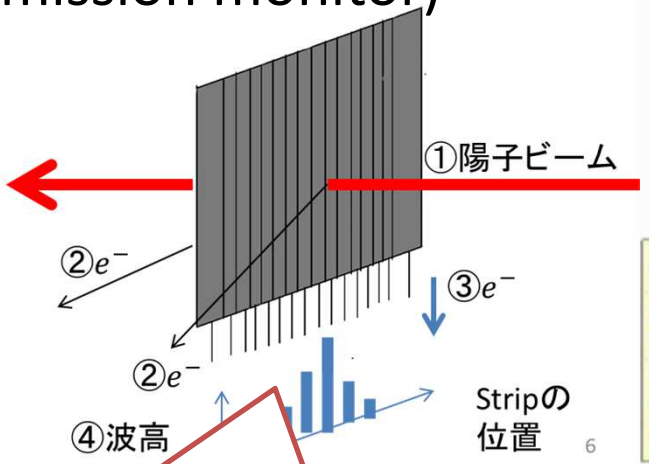


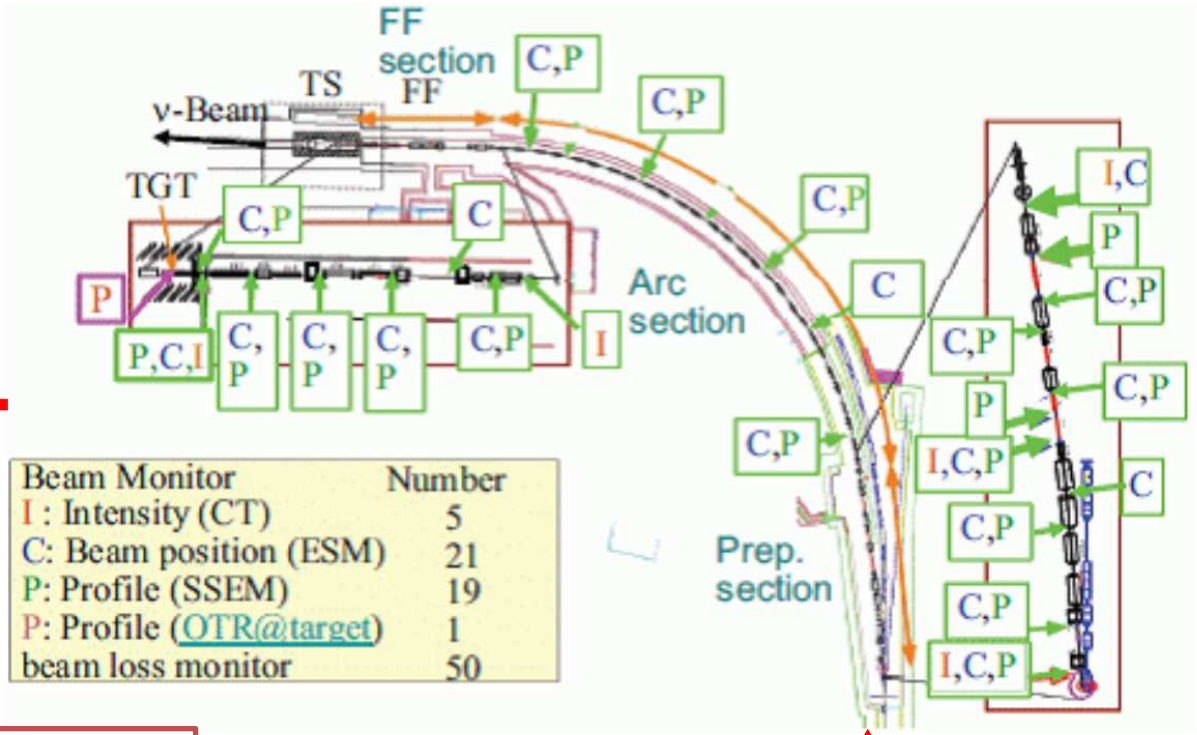
現在T2Kでは，$\nu_\mu \rightarrow \nu_e, \overline{\nu_\mu} \rightarrow \overline{\nu_e}$事象の統計数を上げて，ニュートリノ振動でのCP対称性の破れを探している。
→<u>そのためにはビームパワーの増強が必要になる</u>
繰り返し時間を短縮し，ビームパワーを増強させる

T2K　陽子ビームライン

ビームラインの機器を壊さないように，ビームモニターで強度，位置，プロファイル，ビームロスをモニターしている

SSEM
(Segmented Secondary emission monitor)



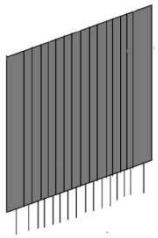


材料：チタンホイル
厚み：5μm
Stripと呼ばれる帯が24個並んでいる

0.47MW→1.3MW!!

開発の動機

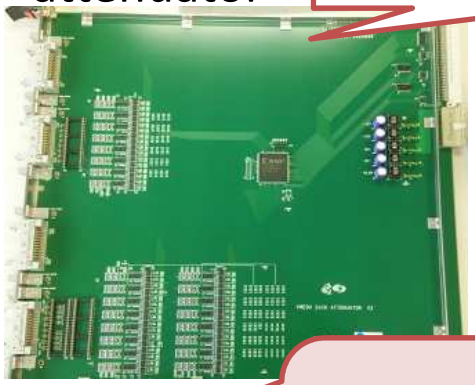
＜現在の信号計算＞



SSEMからの信号

24strip分

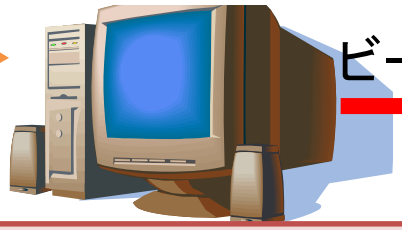
VME 9U attenuator



SSEMからの信号を減衰

AD変換

計算機



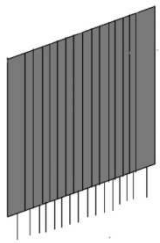
Beam profile
beam位置計算

ビーム停止信号

~1sec

機能を追加し作り変え，
T2KのJ-PARCの陽子ビームの位置のずれをリアルタイムで検知し，ずれていた場合にビームをストップするモジュールの開発

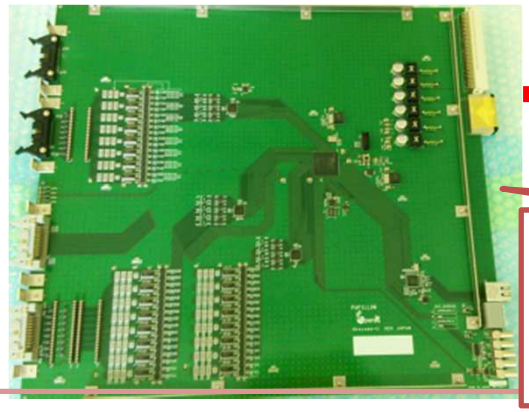
＜新しい信号計算＞



SSEMからの信号

24strip分

VME 9U
New module



ビーム停止信号

~数10ms

SSEMからの信号を減衰
＋FADCで信号をAD変換する
＋**FPGAでbeam位置を計算**

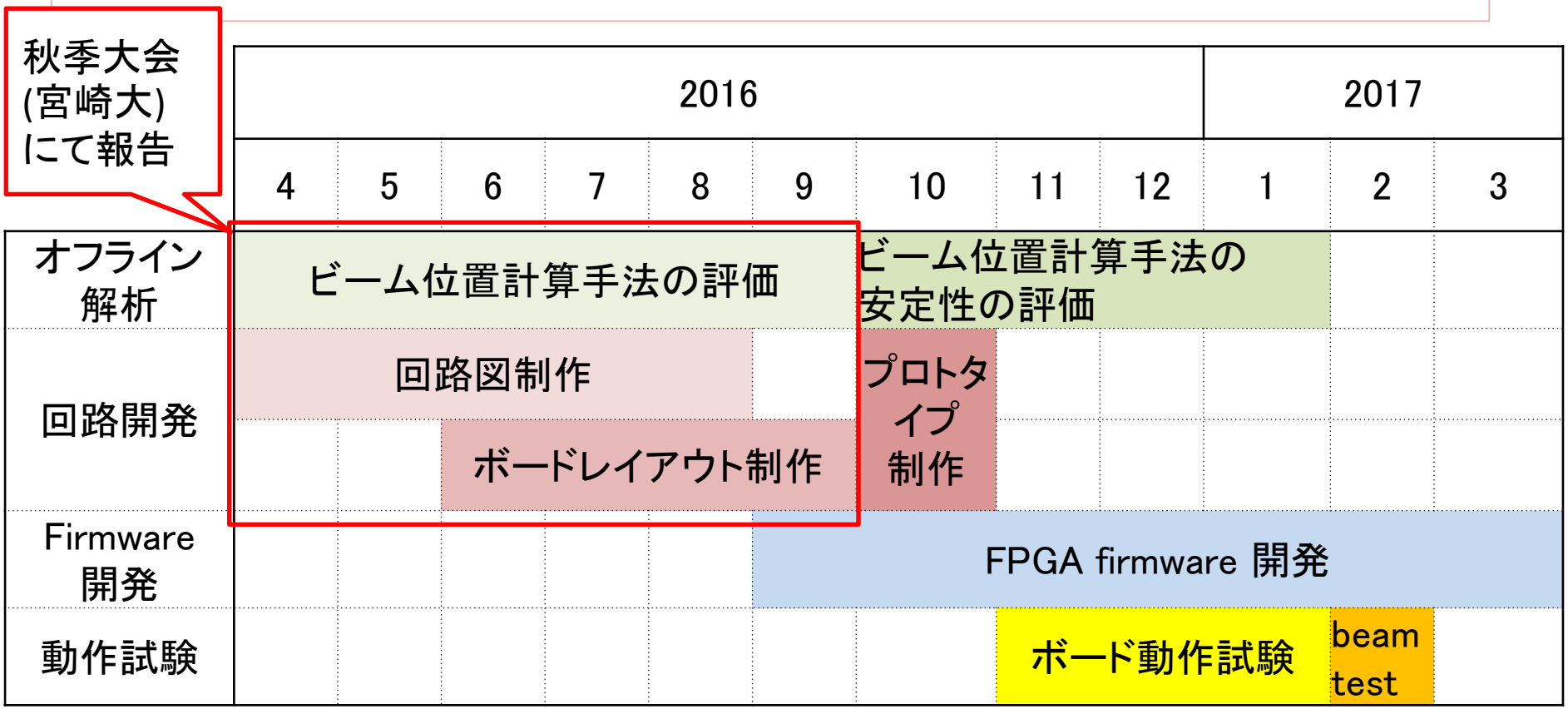
目次

1. T2K実験

2. 陽子ビーム位置検出回路の開発の現状

3. 今後の展望

開発スケジュール



- ビーム位置検出アルゴリズムの評価(2016年4月～2017年1月)
- 回路図はOrCADで作成(2016年４月～2016年８月)
- ボードレイアウトを業者と打ち合わせ(2016年6月～2016年9月)
- FPGA firmwareを検討，開発。(2016年9月～)
- ビームを使っての動作試験(2017年２月)

ビーム位置検出用firmwareの開発

図1各stripの信号波形

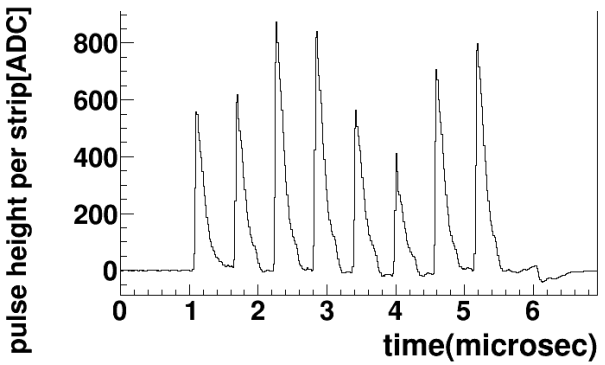
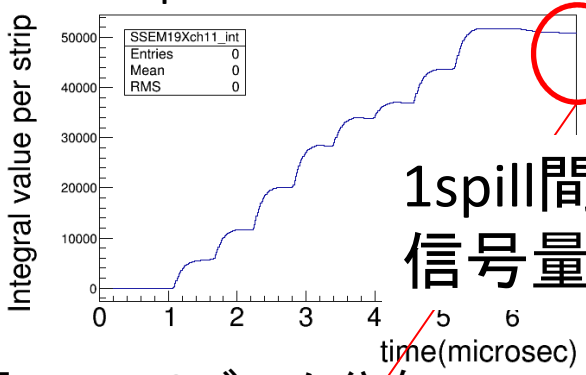
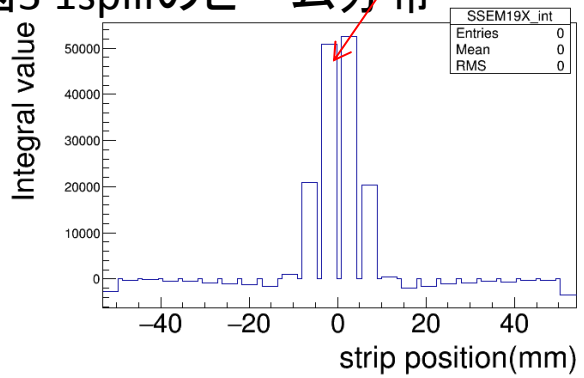


図2各stripの信号波形の累積積分

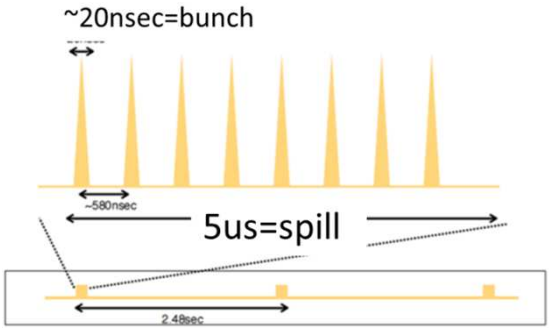


1spill間の信号量

図3 1spillのビーム分布



① FADCから1spillの信号波形を取得する



② 取得した信号波形をspill間で累積積分する

③ 全24stripの1 spill間の信号量を集め，分布の重心平均を計算し，ビーム位置とする。

この処理を実装して FPGA firmwareを開発した

陽子ビームを用いた動作試験

目的

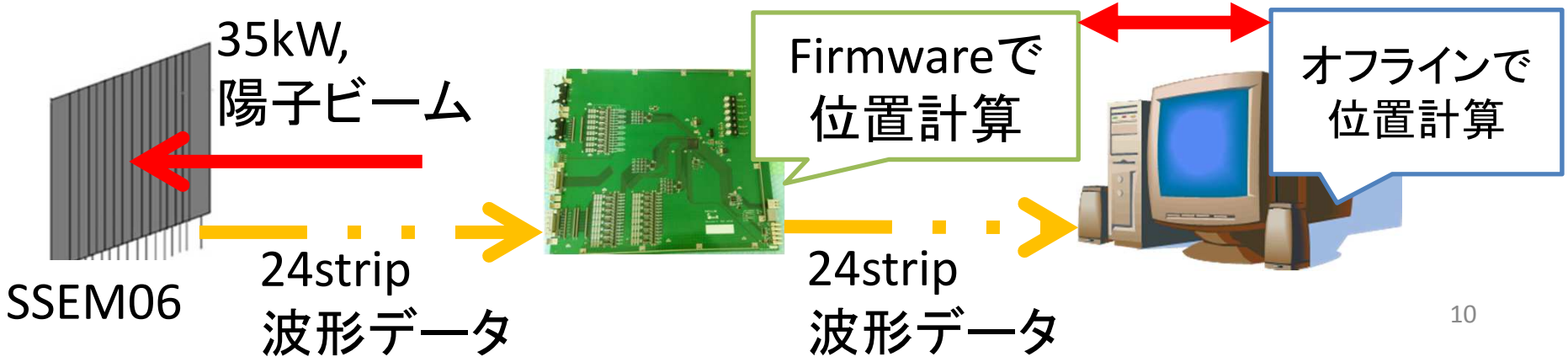
- ビームプロファイルモニター(SSEM)からの信号波形をこのボードで読み込む
- 位置計算firmwareが信号位置を正しく計算するか調べる。

方法

① T2Kビームラインで19台あるプロファイルモニタの1つSSEM06の信号を用いる

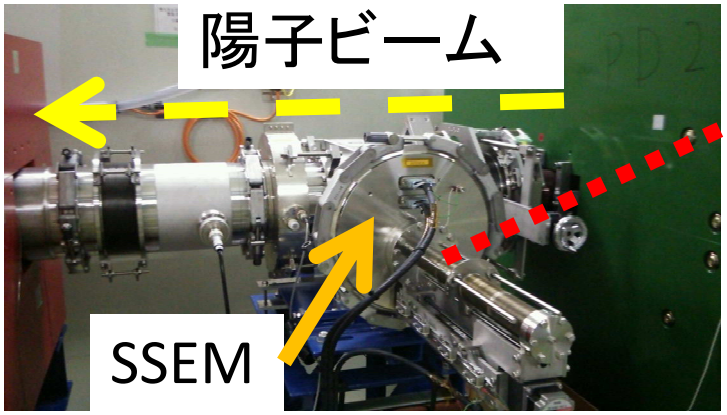
② 弱い強度のビーム(8bunch,35kW相当)を1 shot ずつ入射して, データ取得

③ 取得したデータを元にオフラインで解析を行い，firmwareの計算結果と比較する

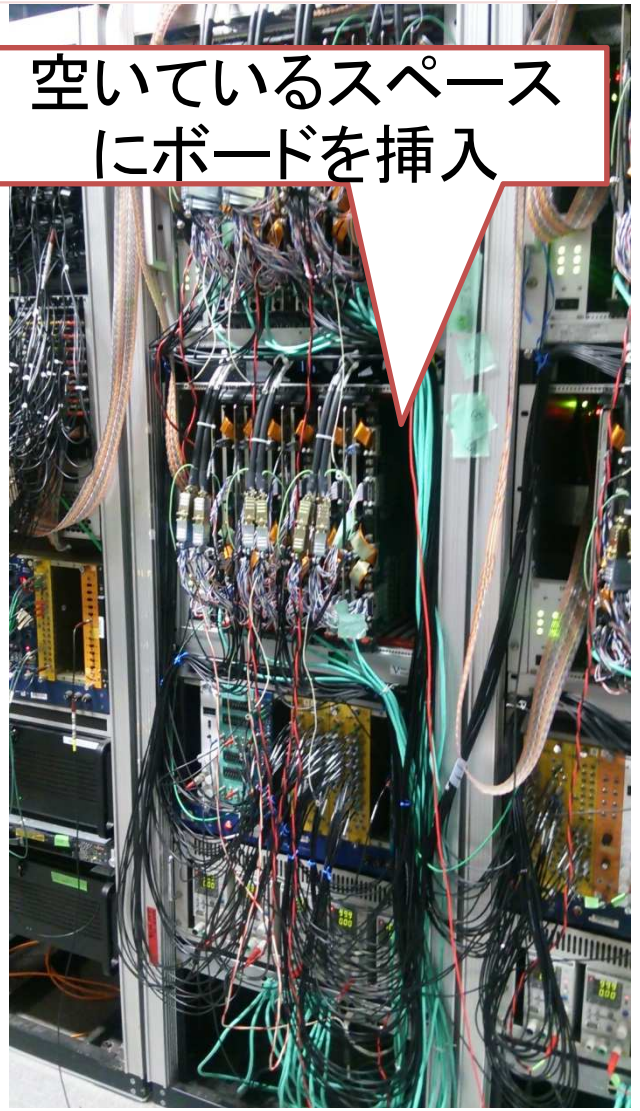


実験のセットアップ

40MHz*8us=320sample

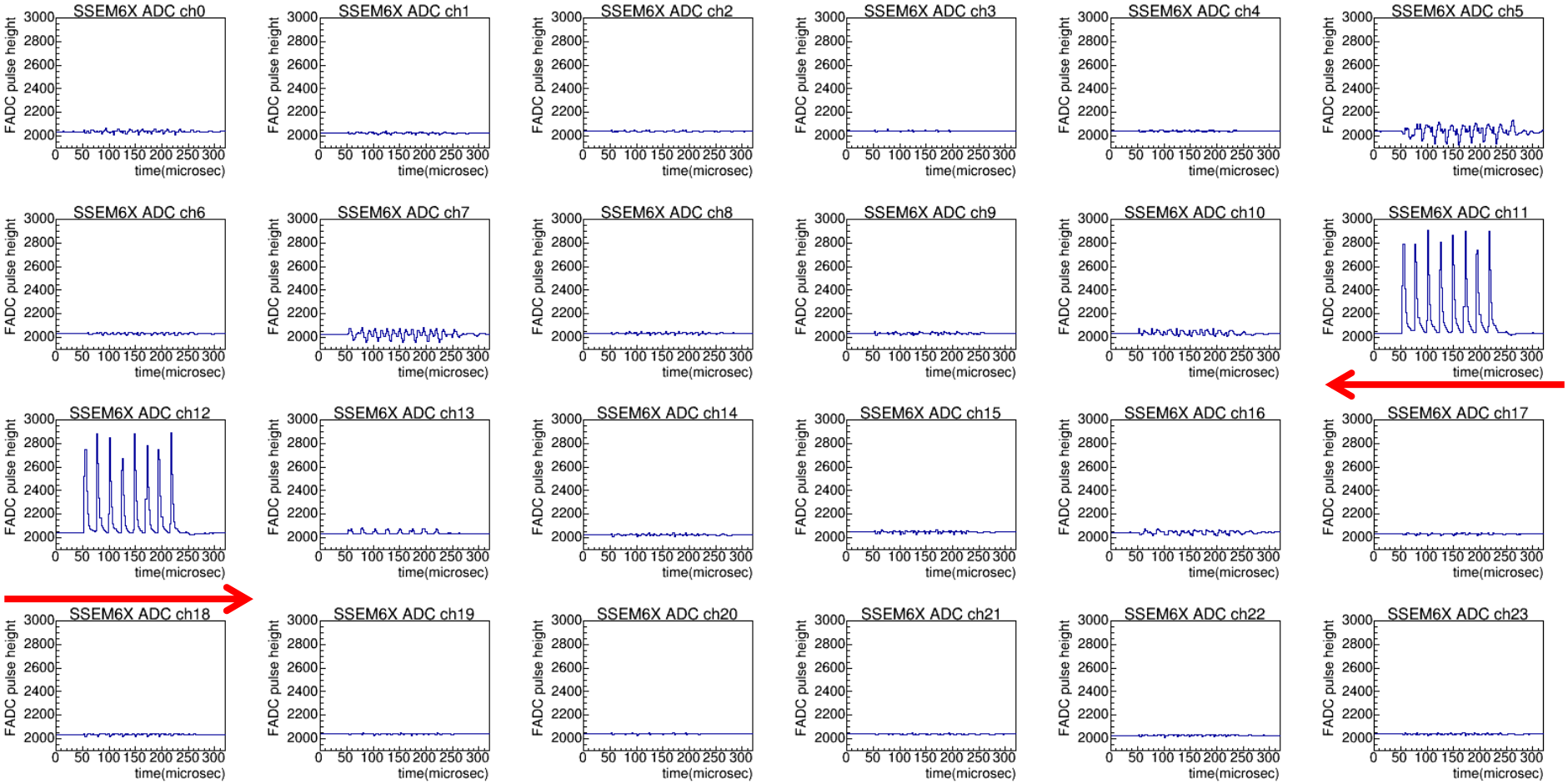


挿入時



SSEMからの信号波形取得結果

左端のstrip



右端のstrip

- 中心のstripにおいて，信号のbunch構造が見えている
  =>ボードを用いて40MHzで信号波形を読み取ることができることを確認した。
- 同様に48eventのデータを取得した

オフライン解析によるビーム位置との比較

取得したデータを元にオフラインでビーム位置を計算し，firmwareのビーム位置計算結果と比較をすることで，位置計算firmwareが正しく動作しているか確認した。

	shot1	shot2	shot3	shot4
オフライン解析でのビーム位置(mm)	0.431	0.432	0.432	0.431
firmware上のビーム位置(mm)	-26.13	-25.47	-25.48	-25.47

1. オフラインのビーム位置計算結果は他のモニターの計算結果(0.4mm)に近い値が得られたため，SSEMからの信号波形は正しく転送されている。
2. Firmwareのビーム位置計算結果が正しくない

firmwareで期待通りの計算を行っていない可能性がある。

目次

1. T2K実験

2. 陽子ビーム位置検出回路の開発の現状

3. 今後の展望

まとめと今後

- T2Kの陽子ビームの大強度化に向けた陽子ビーム位置検出回路の開発を行っている

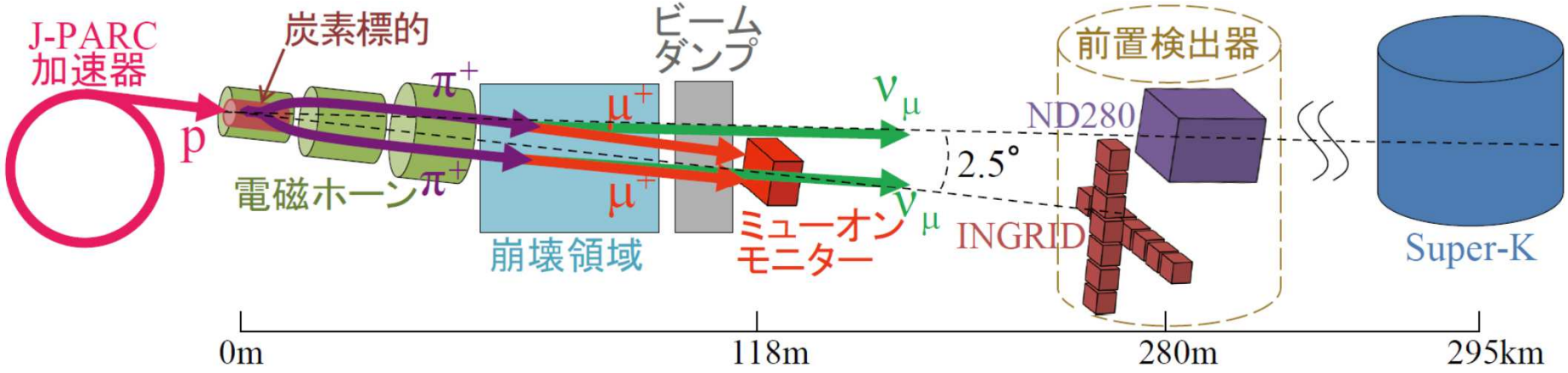
- 開発したモジュールを用いて，陽子ビームの波形の取得及びビーム位置計算の確認を行った。
  - ビーム信号波形は問題なく取得できる
  - ビーム位置を正しく計算できていない

- ビーム位置計算firmwareのデバックを行い，正しく計算されるように今後，改良していく。

2017年冬にボードをT2K実験に導入できるようにする

Back Up

T2K実験のニュートリノ検出器



1.J-PARCの加速器で陽子ビームを生成
2.陽子ビームを炭素標的に当てて，ニュートリノビームを生成
3.ND280,INGRIDで振動前のニュートリノビームを観測
4.SKで振動後のニュートリノビームを観測
5.3と4の結果を比べて，ニュートリノ振動を計測

T2K実験

T2K実験のビームパワーの改善計画

反ミューニュートリノから反電子ニュートリノへのニュートリノ振動を観測することにより，CP対称性の破れの検証を行う予定である。
現時点で，実験提案の約2割を達成。
今後はビーム強度増強を図り，これまで取得したデータの約13倍のデータを収集することで，CP対称性の破れを3σ(=有意首位純99.7%)の信頼度で検証することを目指している。

	現在	目標
Beam power[MW}	0.42	1.3
# of proton per pulse	2.2×10^{14}	3.2×10^{14}
Rep.Time[sec]	2.48	1.16

Beam power

∝# of proton per pulse*1/Rep.Time

Rep.time=$\frac{2.48}{1.16} \sim 2.14$

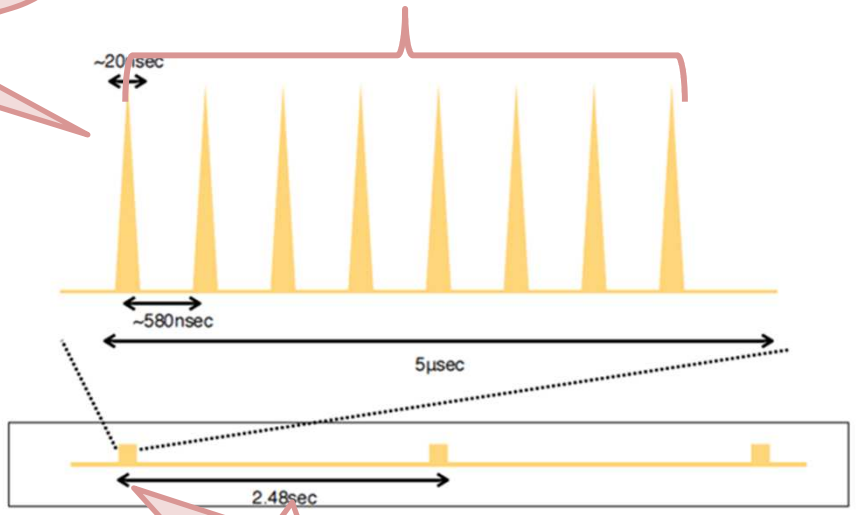
Ppp=$\frac{3.2}{2.2} \sim 1.45$

Beam power=$\frac{1.3}{0.42} \sim 3.01$

T2K のビーム構造

Bunch ~20nsec

1 spillに8 bunch入っている



Spill ~5microsec

Spill interval
~2.48sec→**1.3sec(2018)**

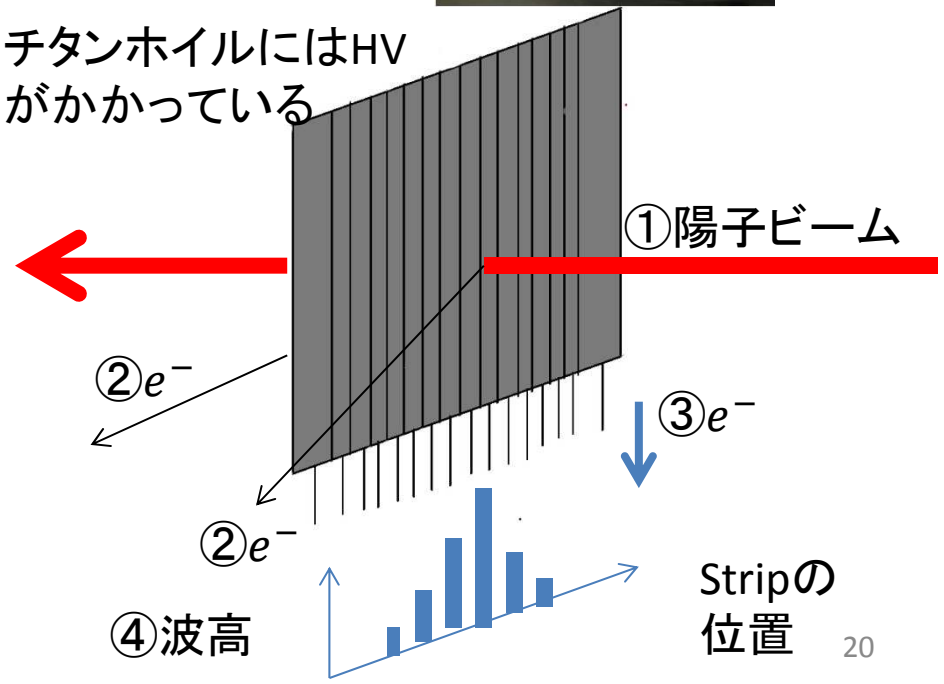
SSEM(Segmented Secondary emission monitor)

材料：チタンホイル　厚み：5μm

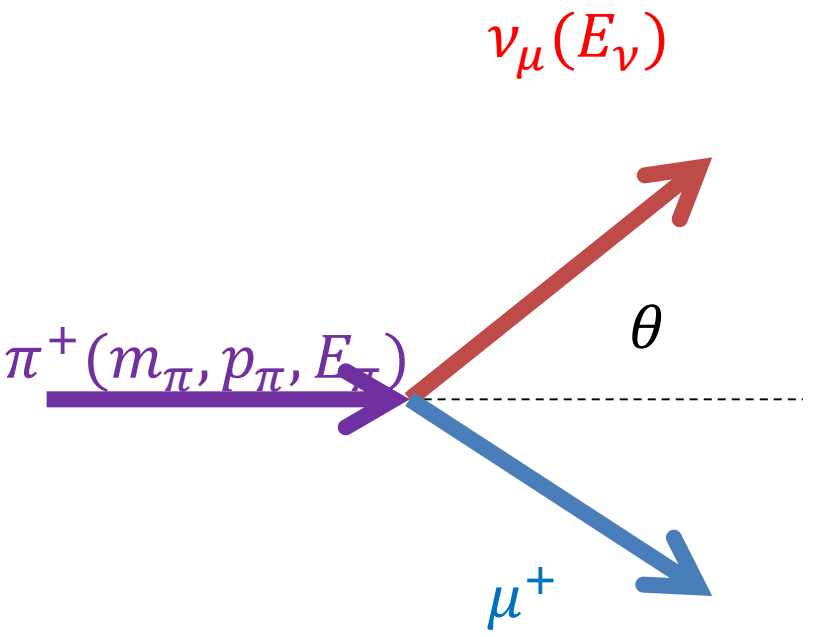
右図の格子の一つ分の帯を”**strip**”と呼び、帯が24個並んでいる。水平方向，垂直方向の二つがある
Stripの幅3.5mm～5.0mm

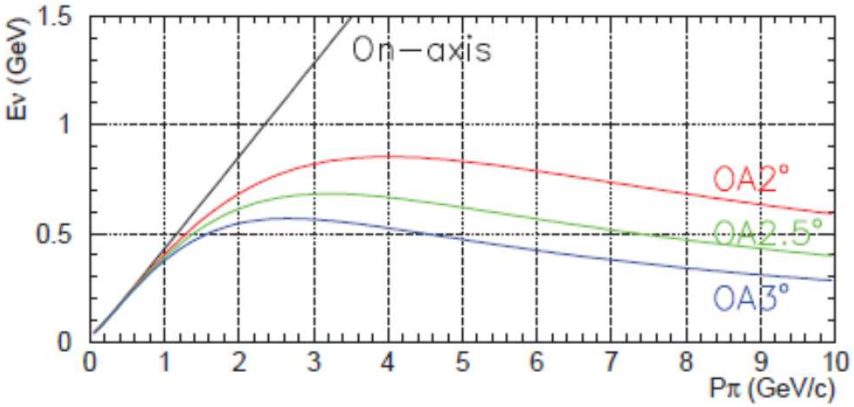
信号の読み取り原理

① 陽子ビームがstripに当たる
② Ti中の電子が放出される
③ 各stripに電荷が誘起される
④ 各stripの波形の高さからprofile(波高分布)を再構成し，ビームの位置を計算する



T2K beam line
Off axis beam について





相対論的運動方程式を解くと

$$E_\nu = \frac{{m_\pi}^2 - {m_\nu}^2}{2(E_\pi - p_\pi cos\theta)}$$

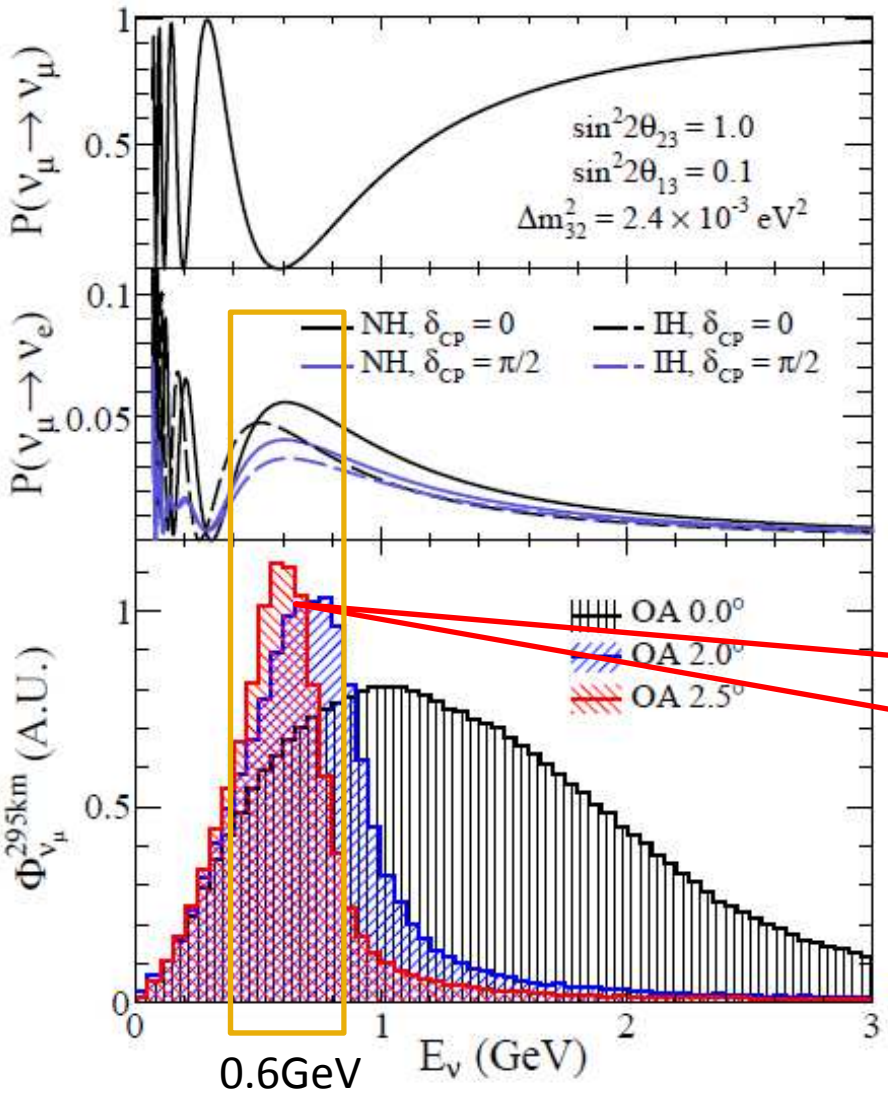
⇒ニュートリノビームの角度θが決まれば、エネルギーを決めることが出来る。

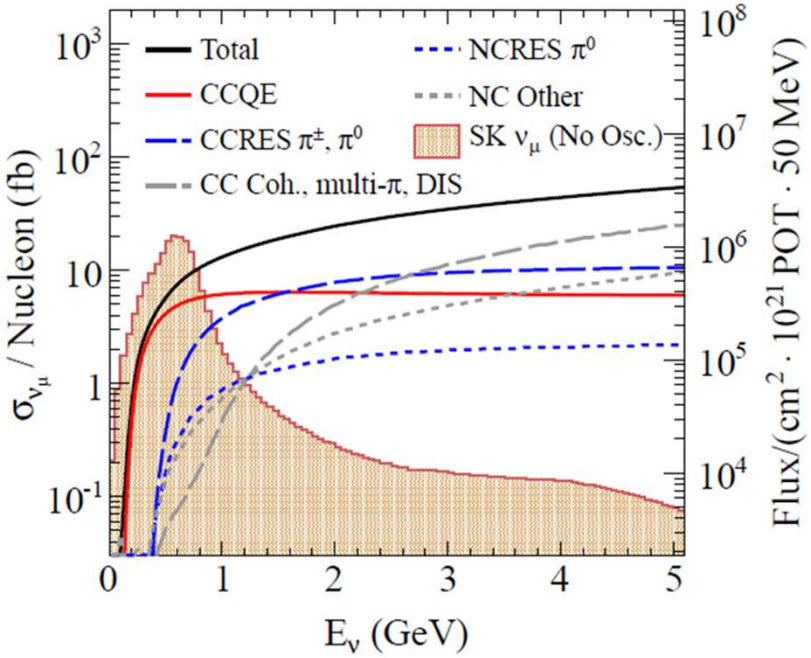
$\theta = 0^\circ$ p_πの依存大きい

$\theta = 2.5^\circ$ p_πの依存が小さい

=>親粒子の運動量が広い範囲に分布していたとしても，親粒子の収束軸からずれた方向においては狭いエネルギーに集中したエネルギーを得ることができる

T2K beam line
Off axis beam について



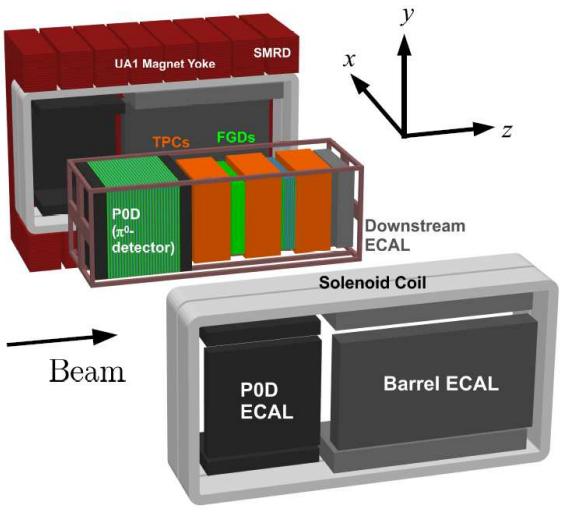


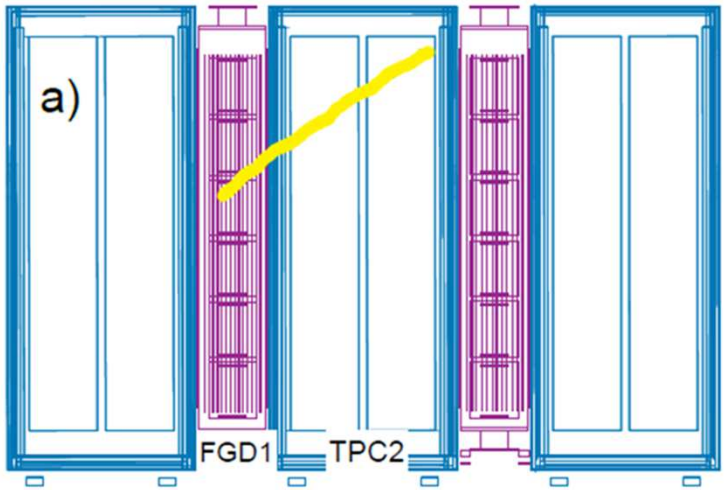
$$P(\nu_\mu \to \nu_e) \cong sin^2\theta_{23} sin^2 2\theta_{13} sin^2 \frac{\Delta m_{32}{}^2 L}{4E_\nu}$$

ビーム中心から2.5°ずらすことで、ナローバンドなビームを実現できる

より効率的にニュートリノ振動が測定できる。

T2K beam line
前置検出器　ND280

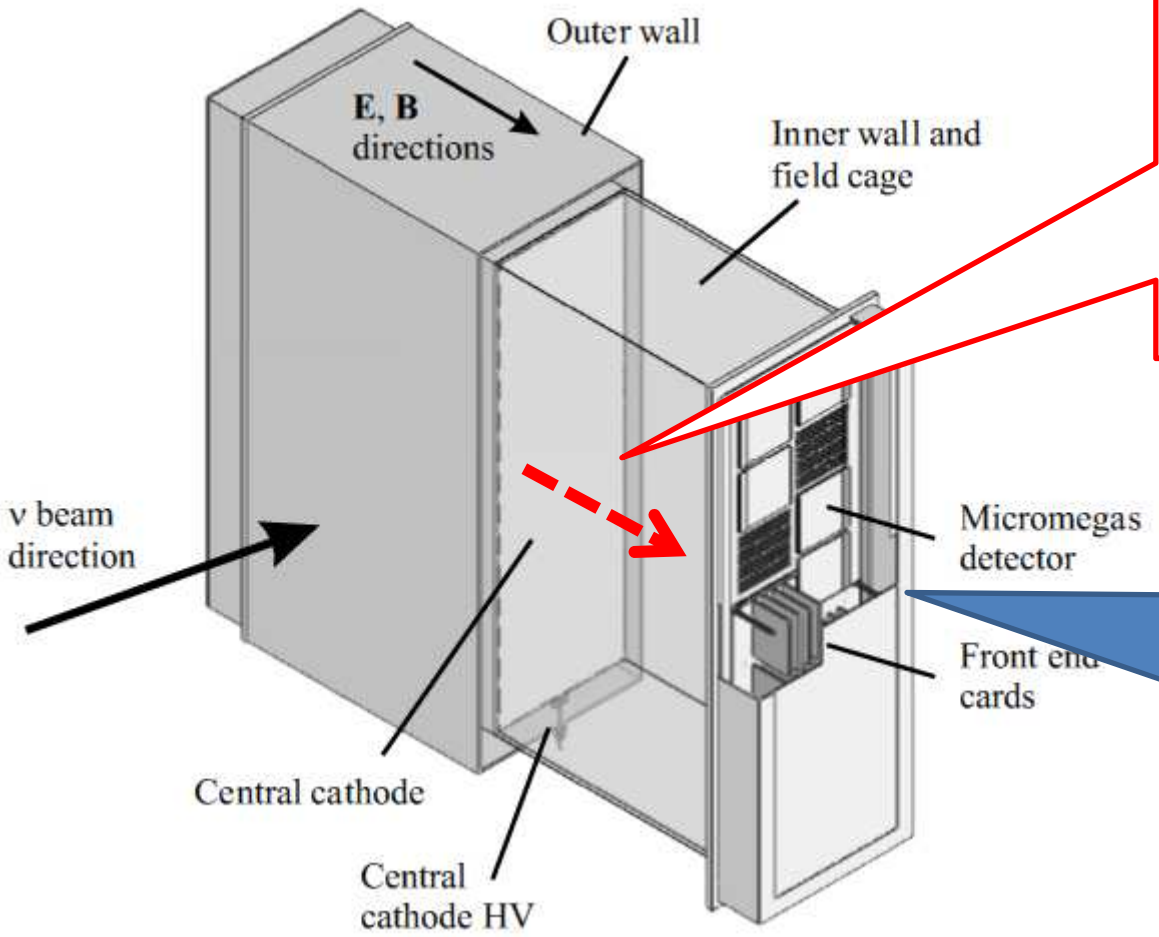




ND280 (Off axis)
UA1 Magnet
飛跡を曲げる
TPC(Time Projection Chamber)
飛跡から運動量を測定
FGD(Fine Grained Detector)
反応点付近の粒子の検出

→SKと比べるため
flux,エネルギースペクトル,反応断面積の確認

ニュートリノ振動解析ND280
TPC

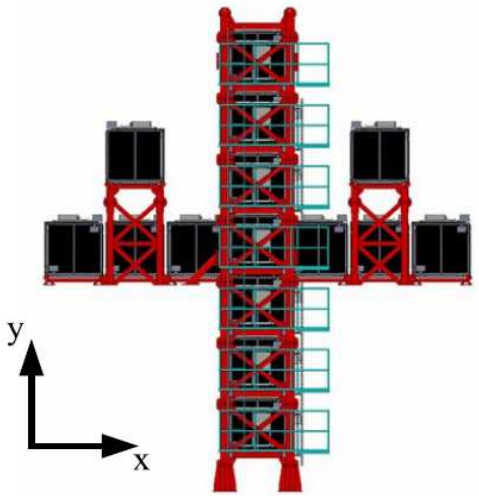


荷電粒子がガス中を通過すると、電離電子を生成。
電離電子の到達時間を測定することで、垂直方向の飛跡を検出

信号読み取り面に電離電子が到達することで平面方向の飛跡を検出

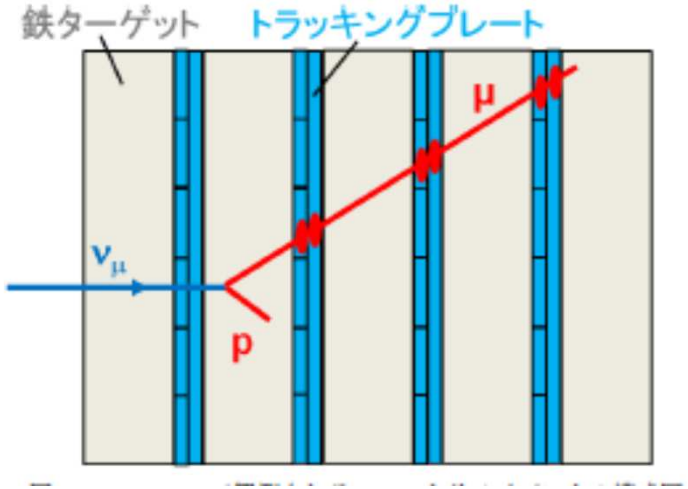
Inner box　Ar gas
Outer box　CO_2
が充填されている。

T2K beam line
前置検出器　INGRID

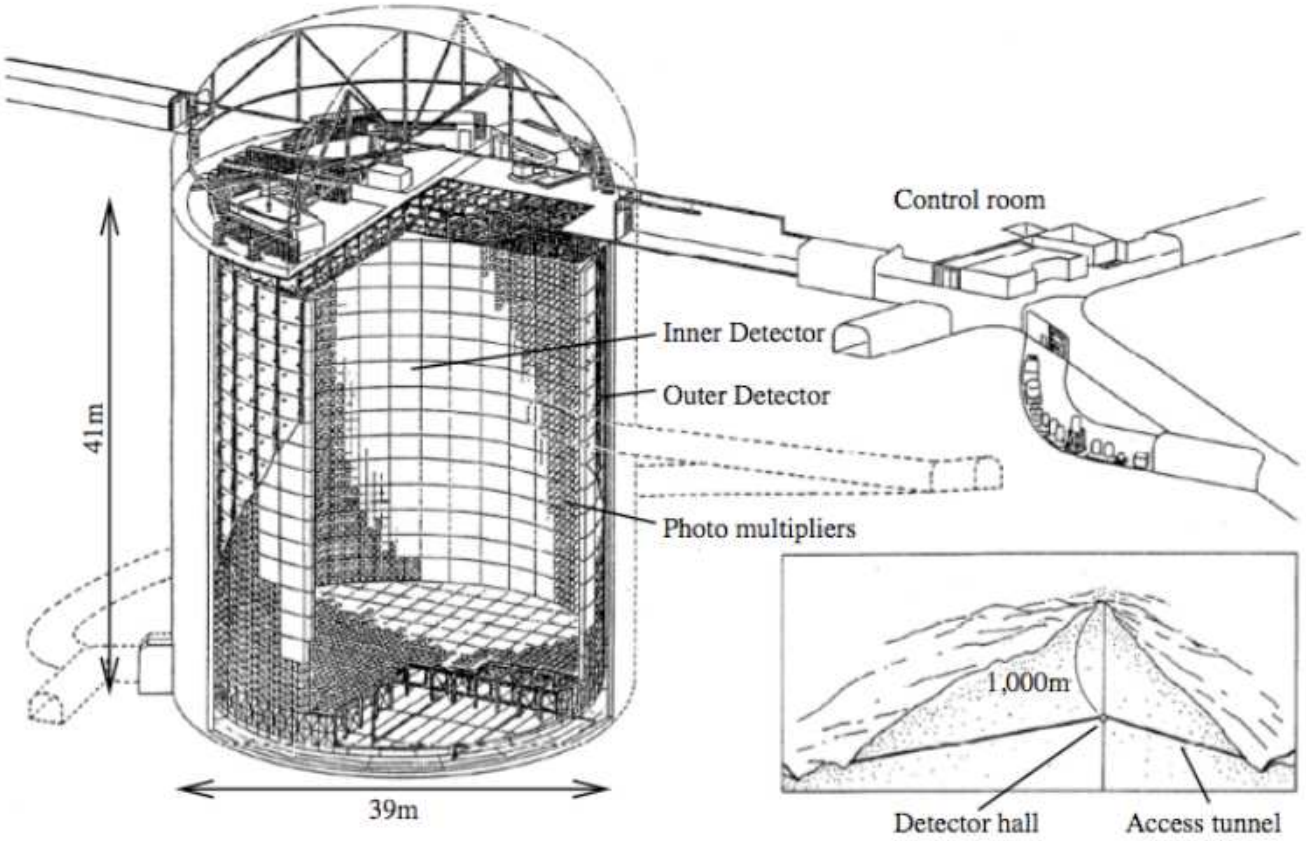


INGRID
(On axis Interactive Neutrino GRID)

鉄9層(ニュートリノを反応させる)
+シンチレーター11層(ビームの場所の特定)
のサンドイッチ構造
→ビームの方向，中心等を測定

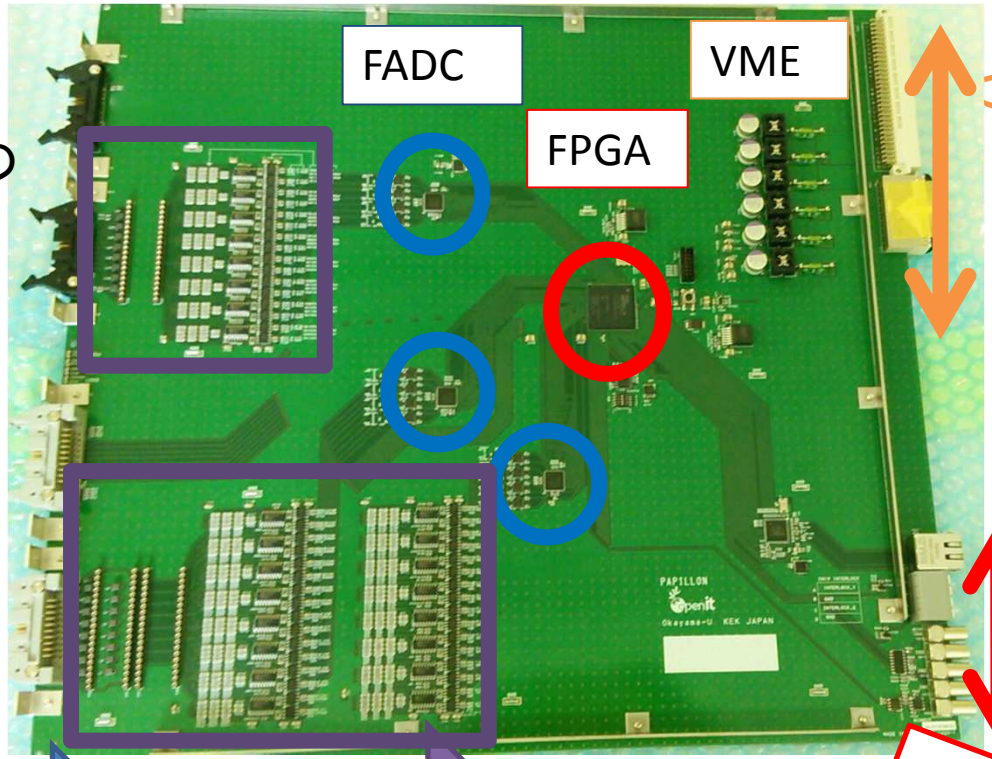


T2K beam line
後置検出器　SK(Super-Kamiokande)



- 50ktの水チェレンコフ検出器
- Inner Detector(ID)+Outer Detector(OD)からなる。
- 有効質量Fiducial Volume(FV)は円柱状で質量22.5kt
- ニュートリノ相互作用による荷電粒子からのチェレンコフ光をPMTで検出

回路の構造 ~基板の構造~

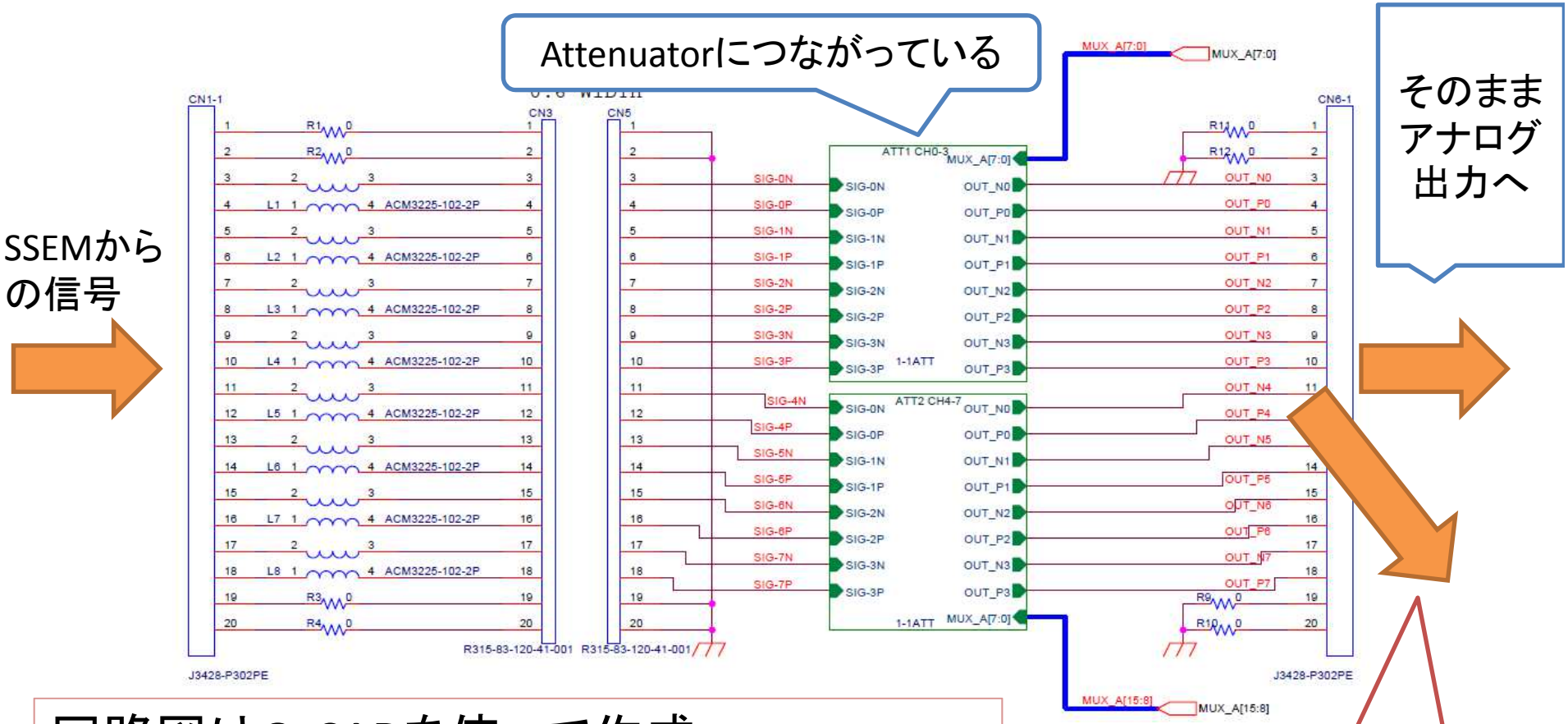


ボード電源はVMEから供給される

- ボードサイズは　KEK VME 9U
- ”PAPILLON”と命名。
  →beam **P**osition **A**nd **P**rof**IL**e
  inter**L**ock m**O**dule for
  Neutrino experiment

Ethernet: 計算機とのデータ通信及びボードの制御
Interlock: ビーム停止信号発報
NIM(IN,4 OUT,1):トリガー信号
　　配線をVMEラックから出すため，VMEの隙間10cmに固めてある

回路図



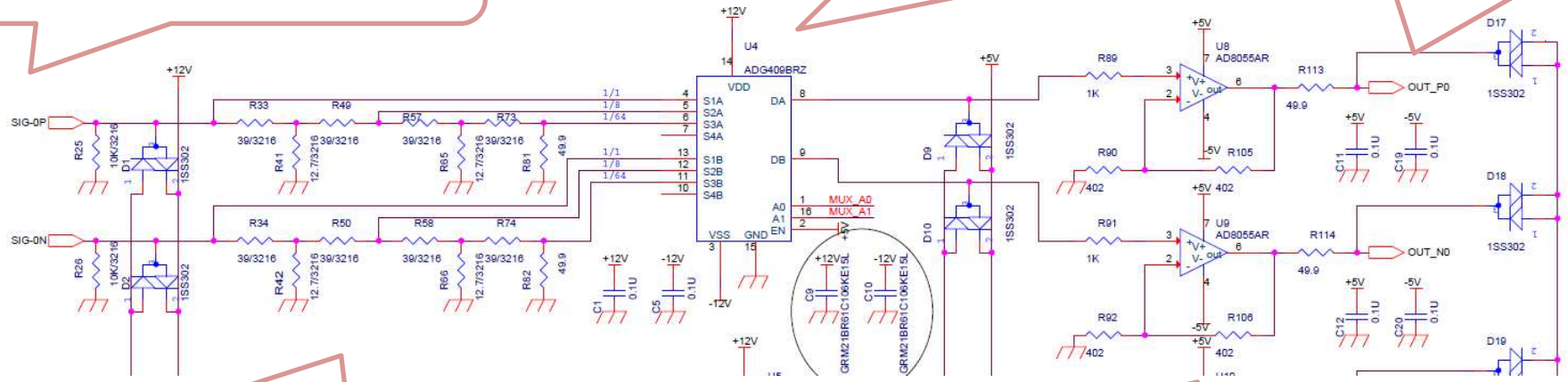
回路図はOrCADを使って作成
上図はI/Oの回路図。8ch分。
従来のattenuatorボードの信号を分岐。

回路図

I/Oから信号が入ってくる

信号選択
信号減衰の値を選択する

アナログ出力，FADCへ

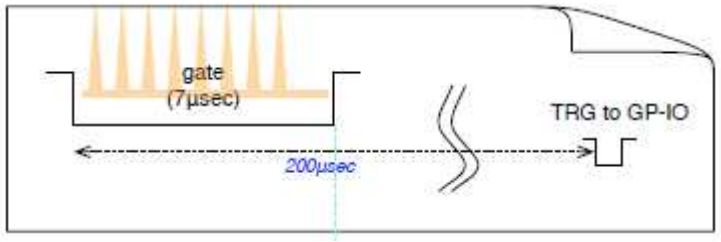


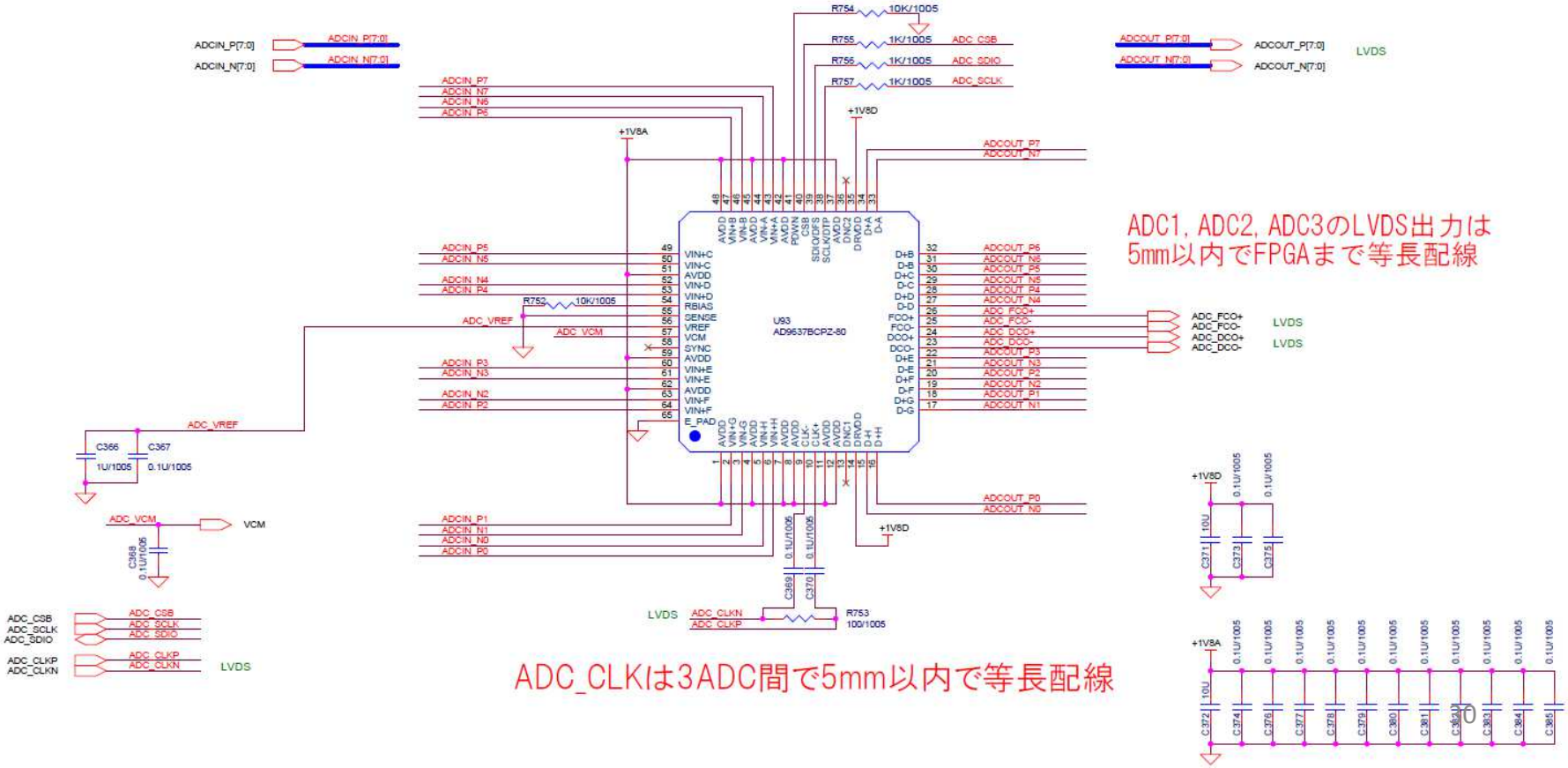
信号減衰部分
1/1,1/8,1/64に信号を減衰させる

電圧帰還回路
バイアス電圧が変化しないようにフィードバックで制御する。

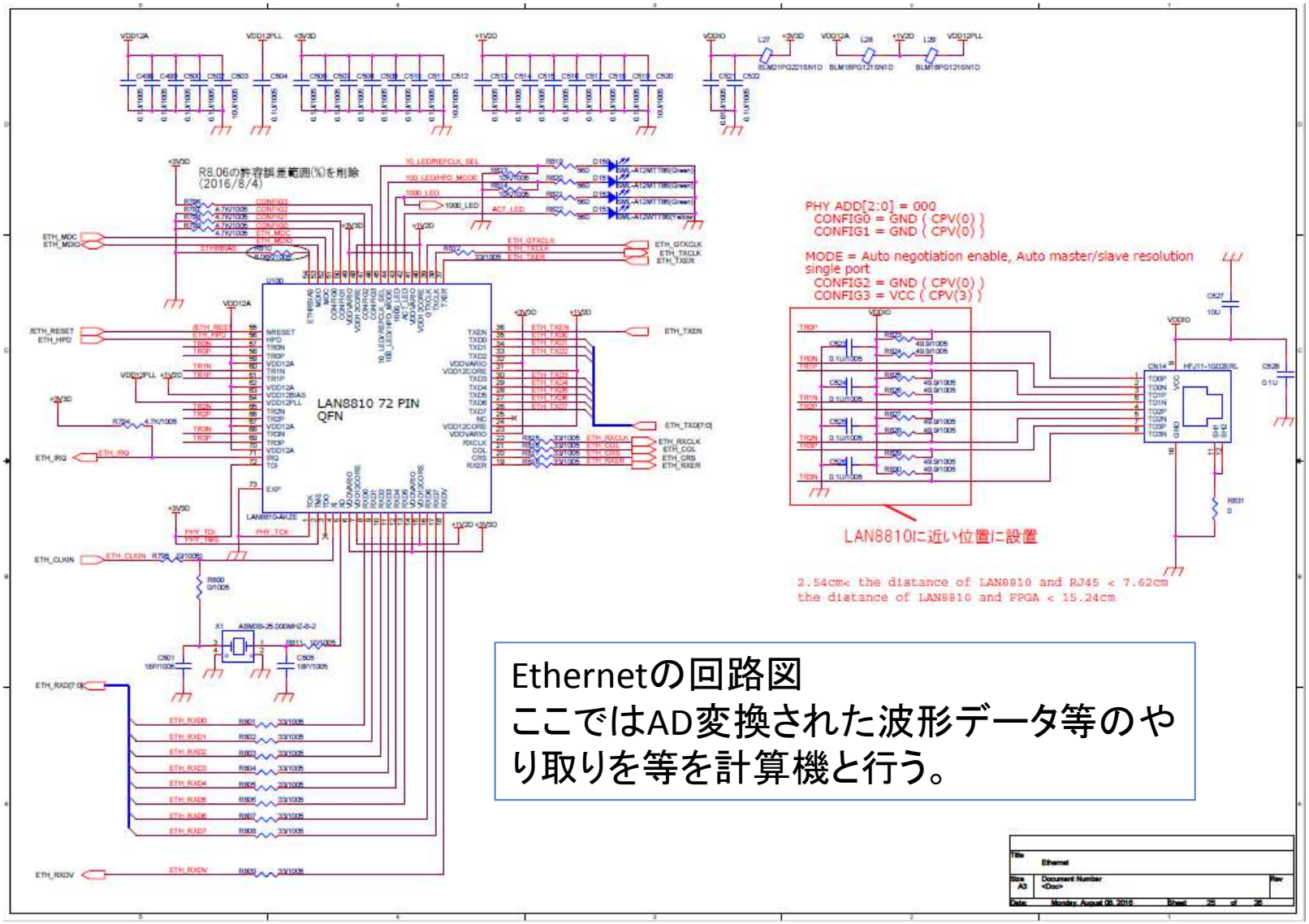
回路図

FADCの回路図(8ch分の信号を処理できる。)
80MSPS,12bit
80MSPS*7microsec=560samples
560samples*24ch=13440samples
13440samples*12bit/8bit=20.16kbytes



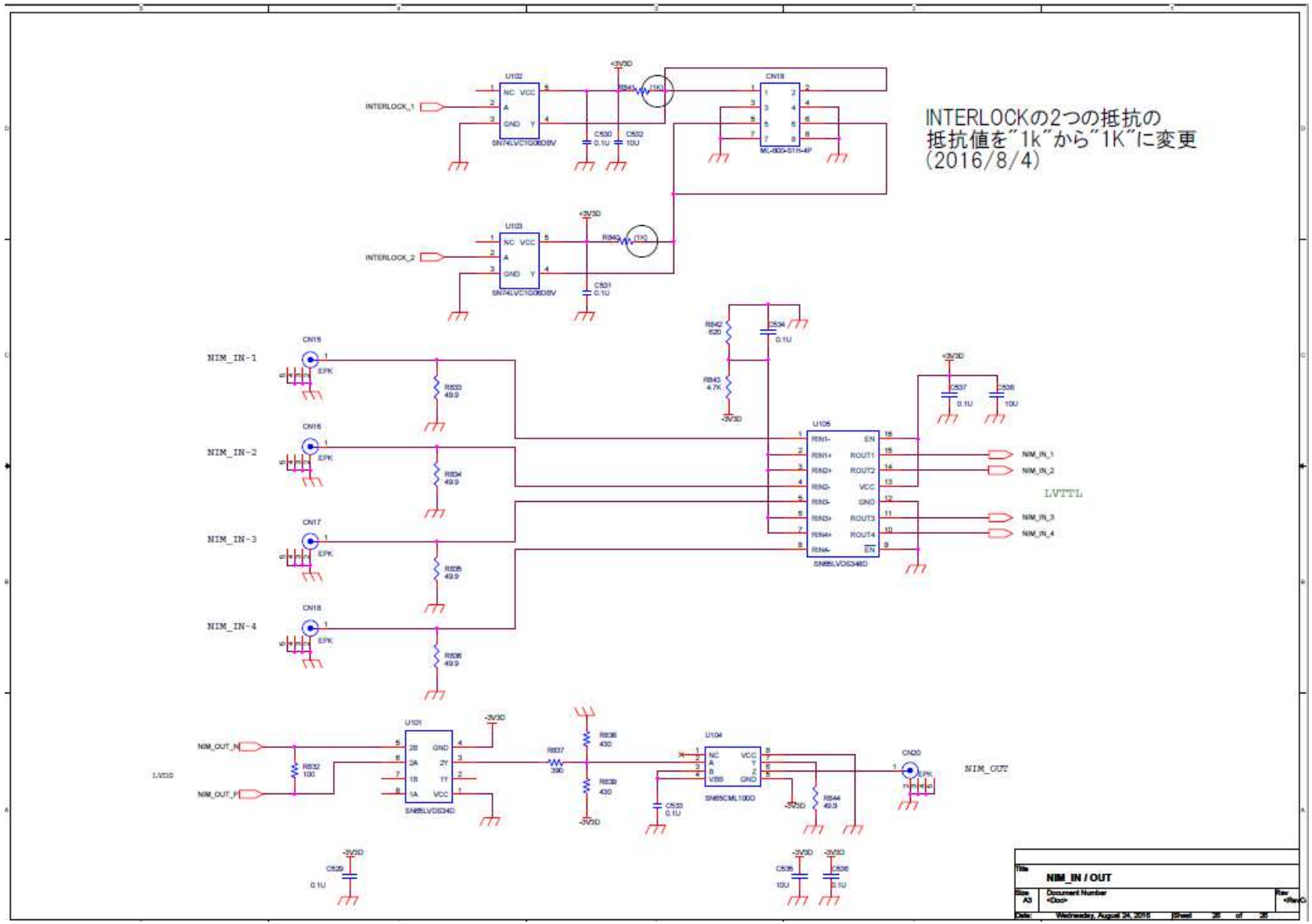


回路図



Ethernetの回路図
ここではAD変換された波形データ等のやり取りを等を計算機と行う。

回路図

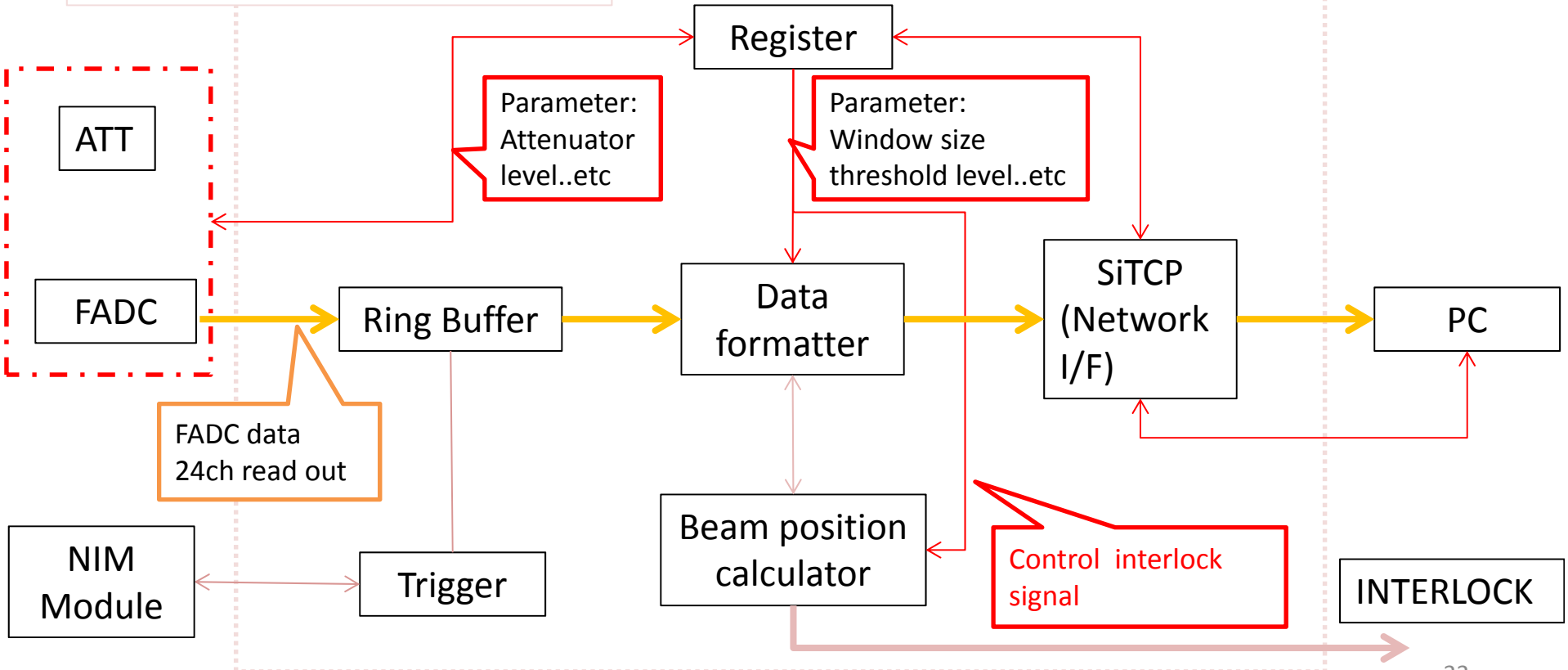

INTERLOCKの2つの抵抗の
抵抗値を"1k"から"1K"に変更
(2016/8/4)
INTERLOCK_1
INTERLOCK_2
NIM_IN-1
NIM_IN-2
NIM_IN-3
NIM_IN-4
NIM_IN_1
NIM_IN_2
NIM_IN_3
NIM_IN_4
LVTTL
NIM_OUT_N
NIM_OUT_P
NIM_OUT
NIM_IN / OUT

ビーム位置検出用firmwareの開発

1. ビーム位置計算
2. ネットワーク通信を用いての信号波形，位置計算，インターロック状態の読み出し
3. PCを用いてのボード制御

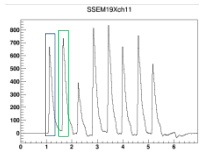
64ch用のFADC読み出しfirmware (他のOpen-it project)を元にfirmwareの開発を開始

TOP module in FPGA firmware

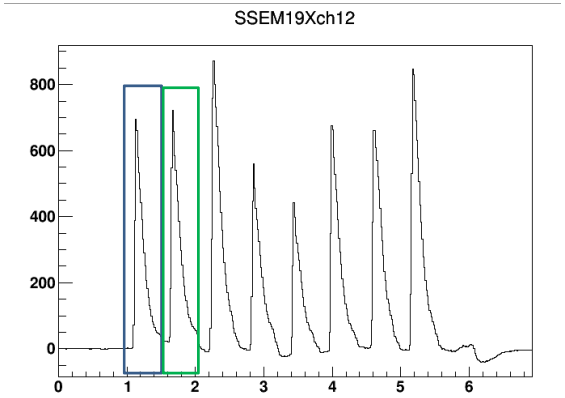


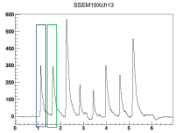
SSEMのbeam position の解析方法
T2Kで現在行われているビーム位置計算方法

1.各stripでバンチ毎の信号量Qを計算。QはADC peak-5bin ~ peak+15binの間のADCの和



SSEM19Xch12

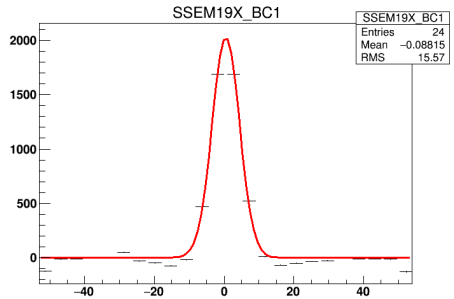




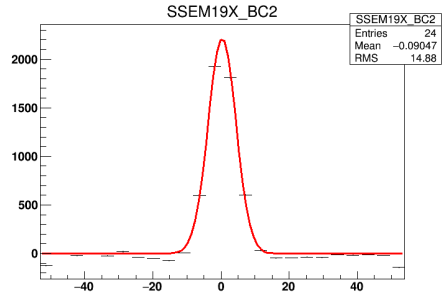
※他のstripも同様に

2.各バンチ毎のbeam profileを作る

BC1(=bunch1)

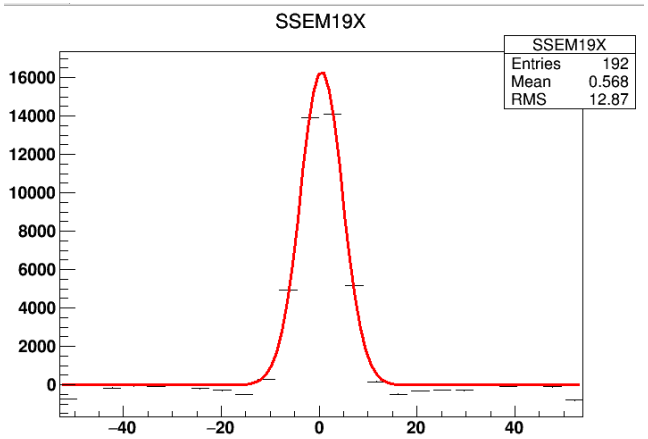


BC2(bunch2)



※同様に8bunch作る

3.バンチ毎のbeam profileを足し合わせたbeam profileをつくる



4.そのbeam profileをfitしてbeam位置を算出

FPGAとは

FPGA(Field Programmable Gate Array)の略で,
PLD(Programmable Logic Device)の一種。

- 集積回路
  - デジタル回路のみ実装可能
  - 2×2cm程度の大きさ
- ユーザーが回路情報を書き込んで使用する(HDL等)
  - ソフトウェアのように使用できる
- デジタル信号処理に使われる

FPGAに必要な機能

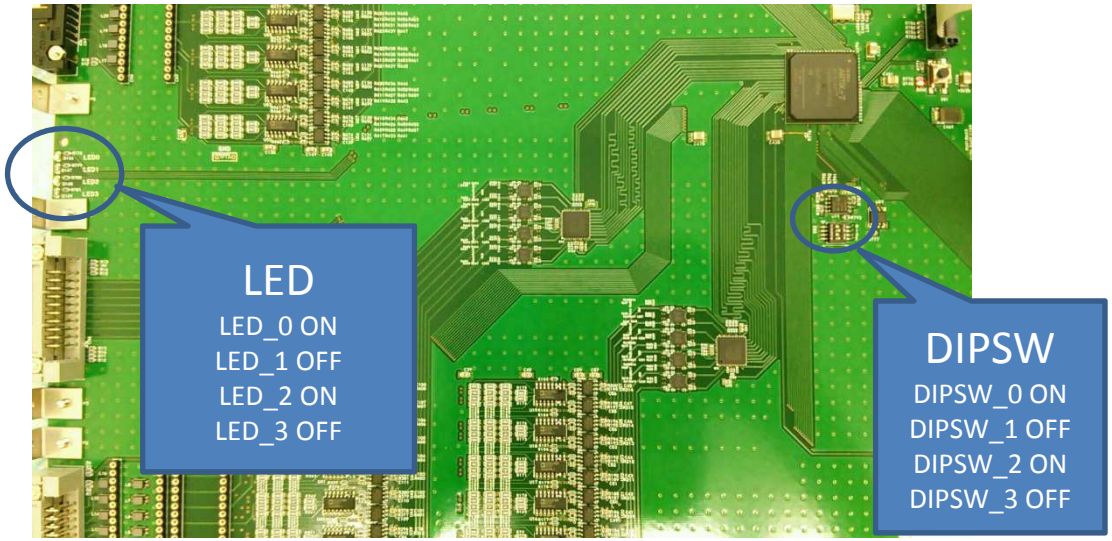
- 各ビーム取出し毎に
  - モニターの信号波形をFPGAに読み込み（FADC　dataの書き込み）
  - そのデータを使ってビーム位置と幅を計算（計算法はいくつか考える）
  - 位置と幅それぞれに対して，閾値（現在>1.5mm）と比較して閾値を超えていたらインターロック信号を出す
- レジスタ操作で閾値を決定
- レジスタ操作で強制的にインターロック信号を出せるように
- レジスタ操作でインターロック信号をクリアする
- Attenuatorの伝達係数の選択

firmware

- 電子機器に組み込まれたハードウェアを制御するためのソフトウェアで，集積回路(IC)に書き込んで，機器に組み込む。
- 電子機器本体に所望の動作をさせる。

HDL(hardware description language)

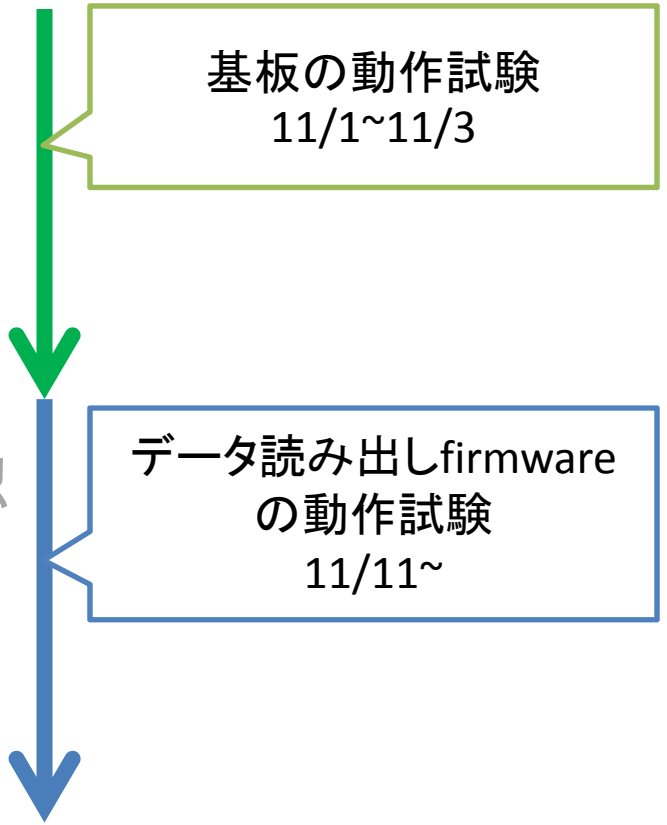
- 集積回路を設計するためのコンピュータ言語
- 回路の設計，構成を言語で記述する
- 処理を検証するシミュレーションができる。




```
module LEDtest(
output LED_0,
output LED_1,
output LED_2,
output LED_3,
input DIPSW0,
input DIPSW1,
input DIPSW2,
input DIPSW3
);
assign LED_0 = DIPSW0;
assign LED_1 = DIPSW1;
assign LED_2 = DIPSW2;
assign LED_3 = DIPSW3;
endmodule
```

Papillonボード動作テスト

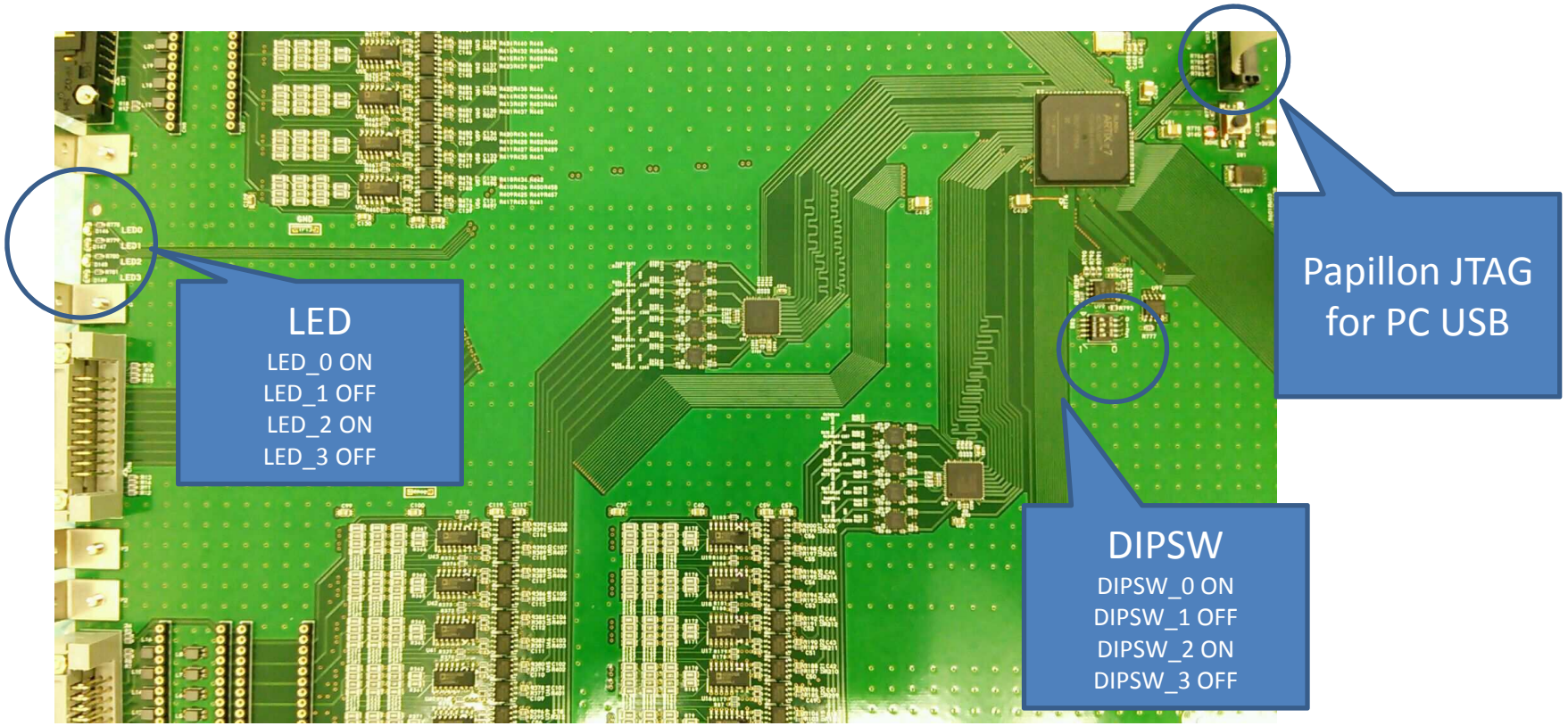
1. 電源供給テスト
2. レギュレータの電圧の確認
3. ADCドライバのオフセットの確認
4. NIMの電圧の確認
5. Ethernet 周辺のCLK信号の確認
6. PapillonとPCとのネットワーク接続確認
7. UDP通信確認
8. データ通信確認
9. ADC通信確認



10. 陽子ビーム信号波形を用いた動作試験

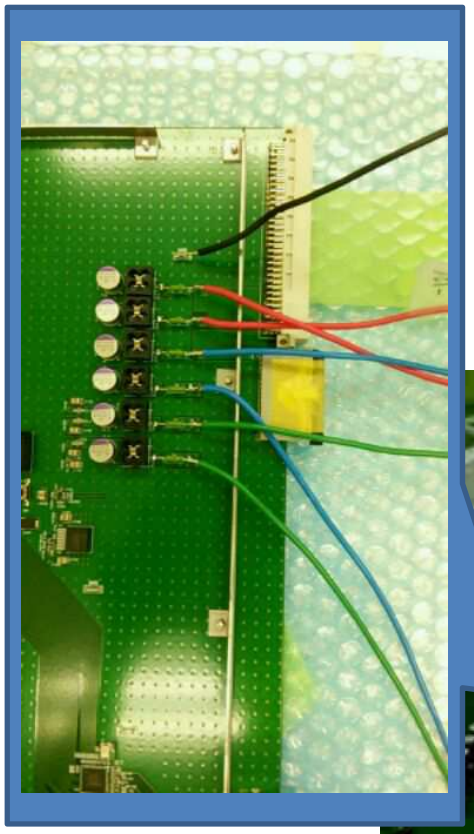
動作結果

- テスト回路をFPGAに書き込み，記述通りにボードが動作することを確認した。



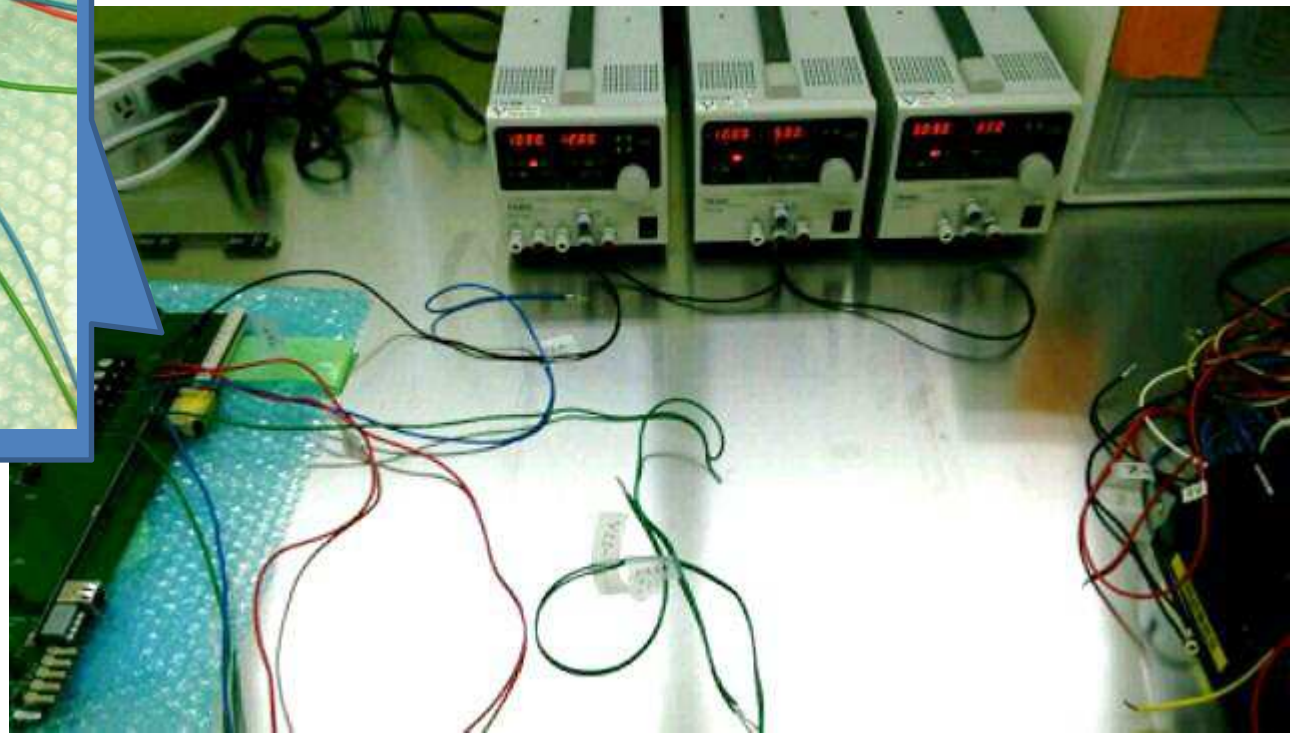
1. 電源供給テスト

実験のセットアップ



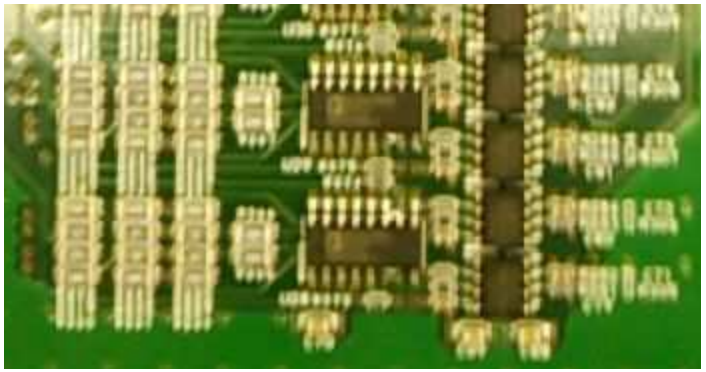
VMEからボードへ供給する下記3種類の電源電圧が問題なく供給されるか確認した。

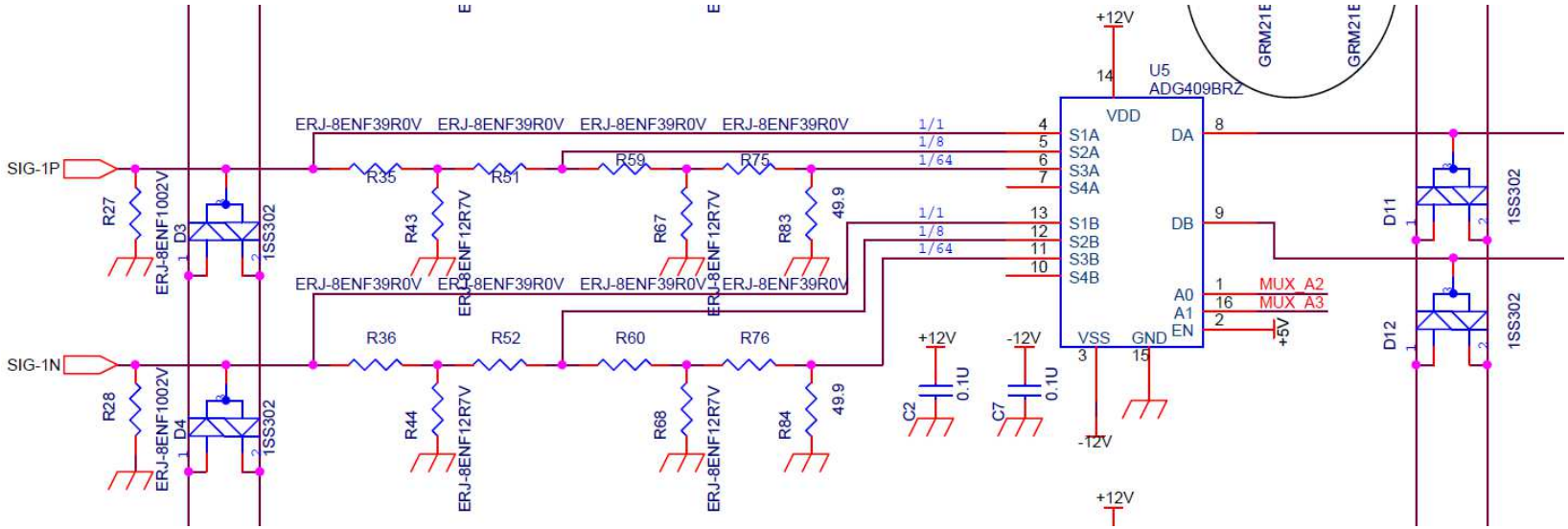
$\pm 12V \ \pm 5V \ \pm 3.3V$



結果1

- $\pm 3.3V$は問題なく供給されたが,
  $\pm\ 5V, \pm 12V$は規定値まで電圧がかからなかった。
- ATTのMUXのADG409が未使用のピンを指定していて,配線がフロートしていた。
- はんだで未使用のピンと隣のピンをショートさせた

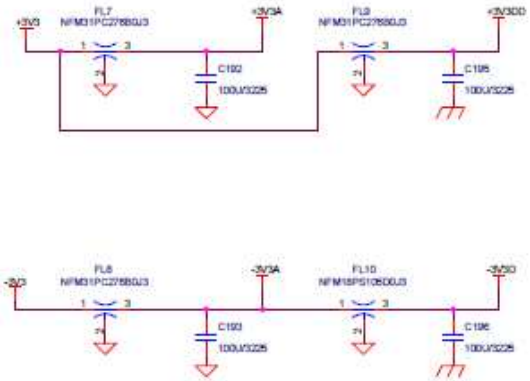




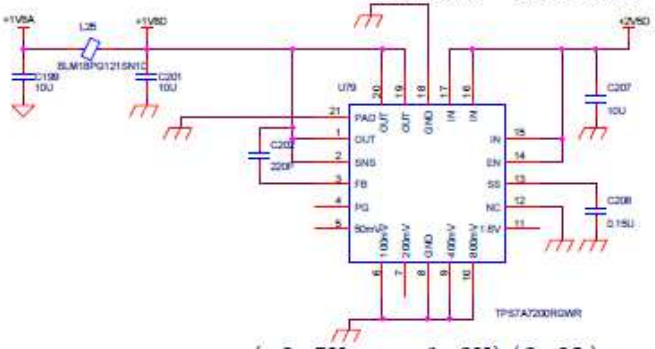
結果2

2016/11/1		2016/11/2	
電圧(V)	電流(A)	電圧(V)	電流(A)
3.30	0.630	3.300	0.588
-3.30	0.060	-3.300	0.059
5.00	0.271	4.990	0.289
-5.00	0.246	-5.000	0.245
12.00	0.004	11.990	0.004
-12.00	0.000	-11.900	0.000

2. レギュレータの電圧の確認

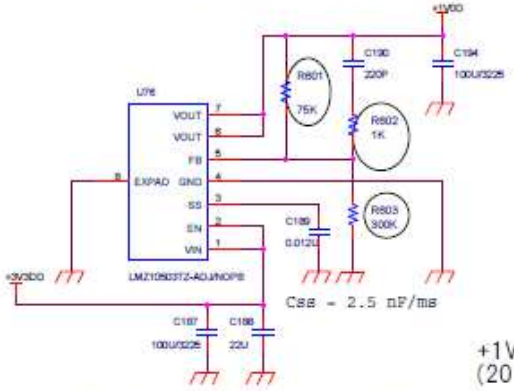


For VCCAUX
Dely until 2.5V ON
RiseTime about 30msec



(+2.5V -> +1.8V)(2.0A)

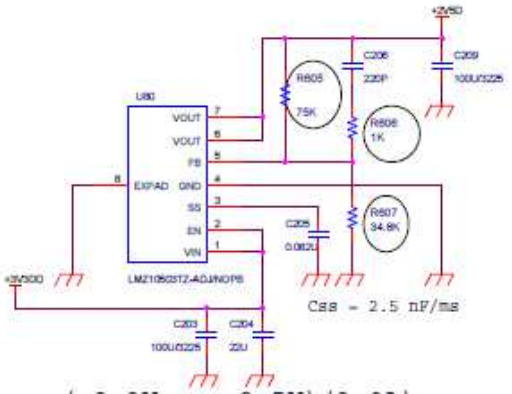
For VCCINT & VCCBRAM (1.0V)
RiseTime about 5msec



(+3.3V -> +1.0V)(3.0A)

1.0V,3.3V,2.5Vの電源の抵抗の誤差範囲(%)を削除
(2016/8/4)

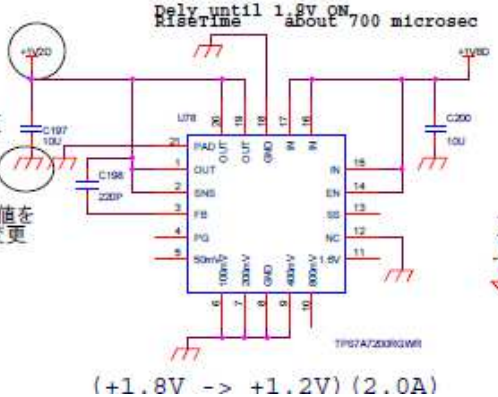
For VCCO (2.5V)
RiseTime about 33msec



(+3.3V -> +2.5V)(3.0A)

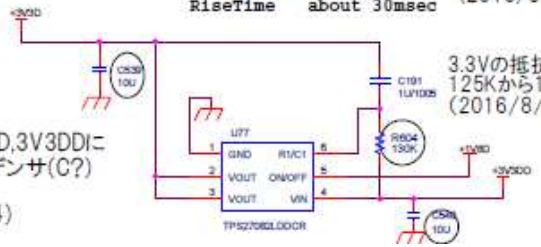
+1V2Aを+1V2Dに変更
(2016/8/4)

For ETHERNET (1.2V)
Dely until 1.0V ON
RiseTime about 700 microsec



(+1.8V -> +1.2V)(2.0A)

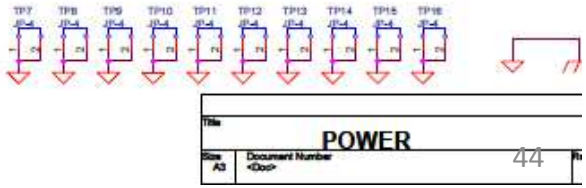
For VCCO (3.3V)
Dely until 1.0V ON
RiseTime about 30msec



GNDの種類を変更
(2016/8/4)

3.3Vの抵抗の抵抗値を
125Kから130Kに変更
(2016/8/4)

3.3Vの3V3D,3V3DDに
10Uのコンデンサ(C?)
を追加
(2016/8/4)



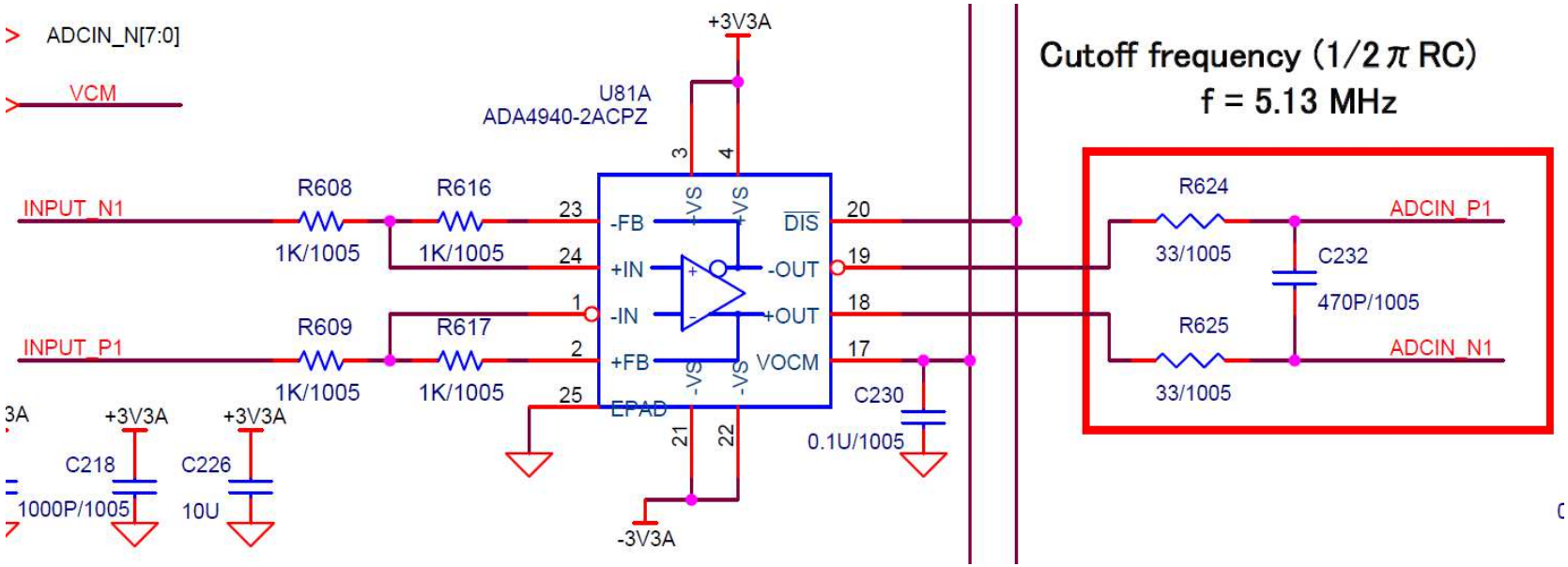
2. レギュレータの電圧の確認

結果

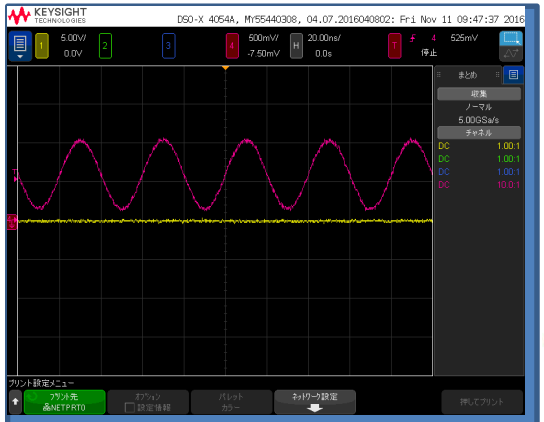
パーツ番号	規定電圧(v)	測定箇所	測定電圧(v)
U76	+1V0D	C194	1.001
	+3V3DD	C187	3.256
U77	+3V3D	C539	3.245
	+3V3DD	C540	3.256
	+1V8D	U77 5pin	1.802
U78	+1V2D	C197	1.204
	+1V8D	C200	1.802
U79	+1V8A	C199	1.709
	+1V8D	C201	1.802
U80	+2V5D	C209	2.530
	+3V3DD	C203	3.256

測定の概要

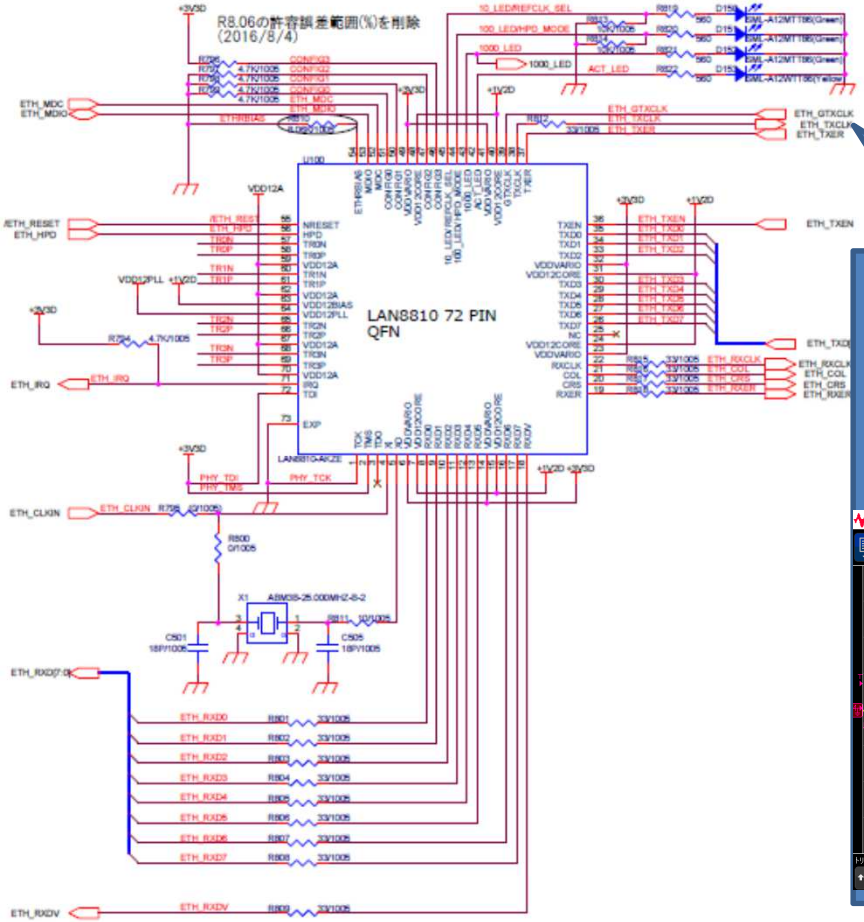
- 下記のADCドライバのオフセット電圧が差動信号間で同じ値を示すかを確認した。



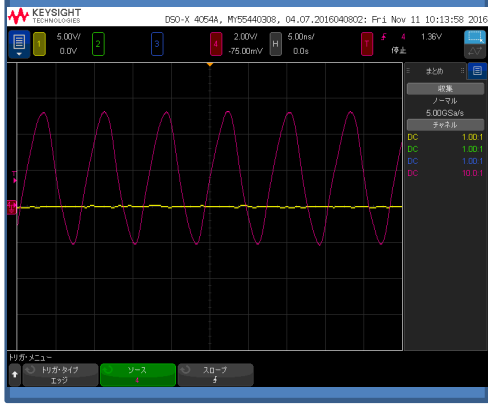
Confirmation of the CLK signal around the Ethernet



ETH_CLKIN
25MHz from
FPGA



ETH_GTXCLK
125MHz from
FPGA

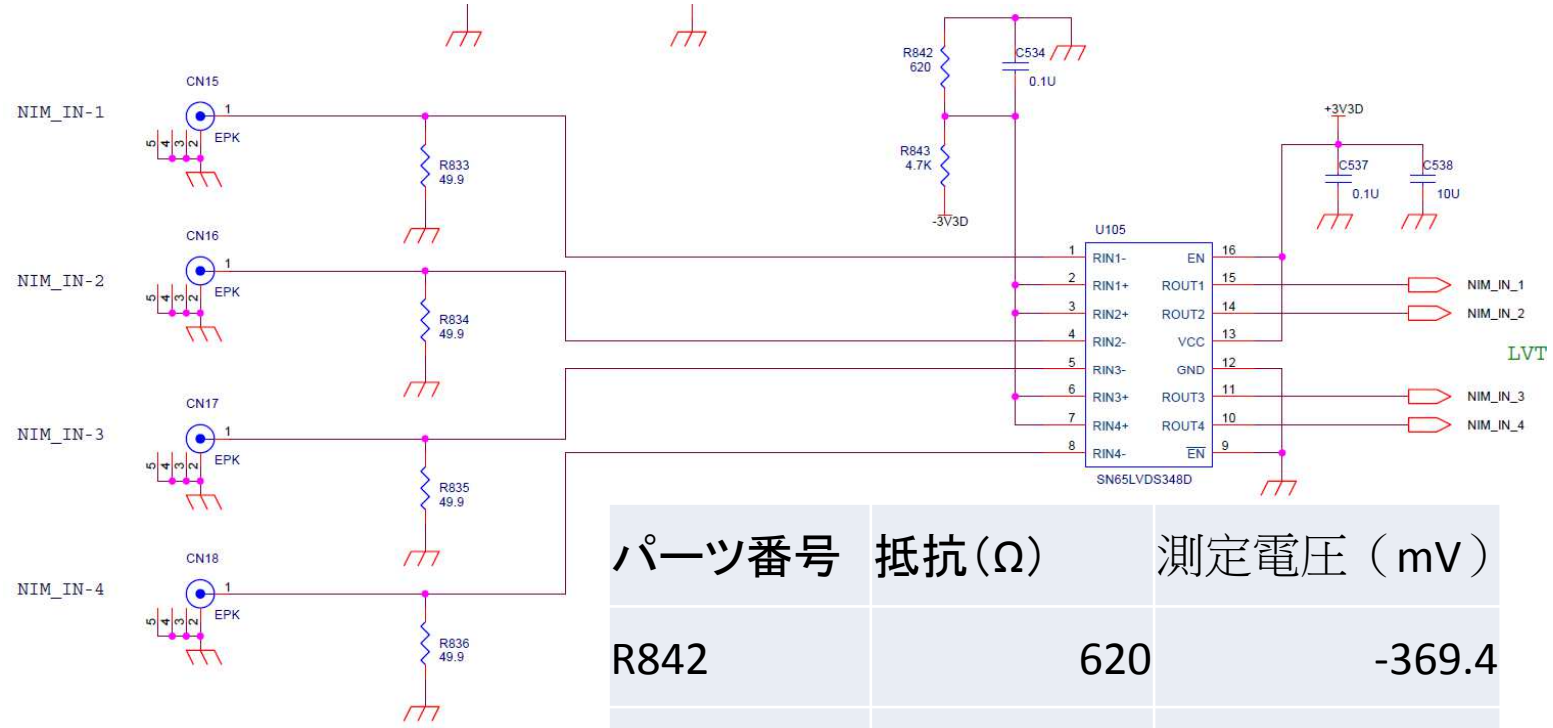


結果

パーツ番号	信号名（INPUT_）	測定箇所	電圧(mV)
U81	N1	R608	26.4
	P1	R609	25.5
	P0	R610	26.1
	N0	R611	24.8
U82	N3	R612	25.2
	P3	R613	24.8
	P2	R614	25.2
	N2	R615	25.3
U83	N5	R632	26.9
	P5	R633	23.8
	P4	R634	27.0
	N4	R635	25.6
U84	N7	R636	25.8
	P7	R637	25.4
	P6	R638	26.9
	N6	R639	23.8

実験内容＆結果

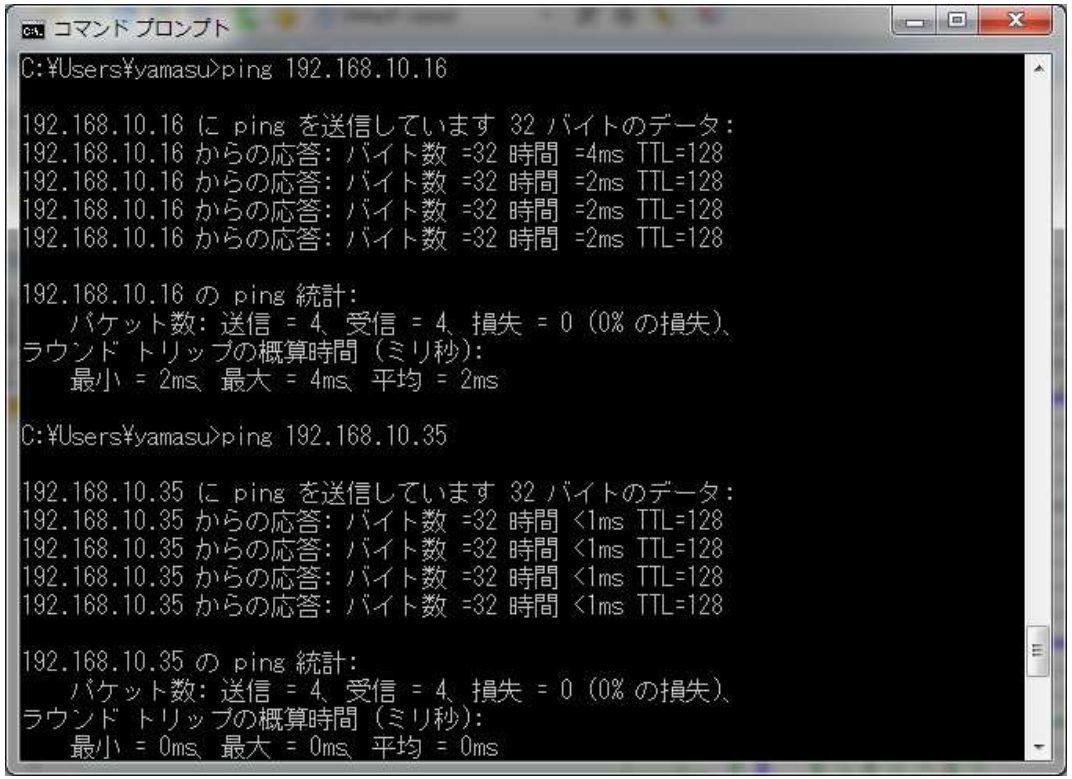
- NIM_IN信号を駆動するdifferential receiverの電源の抵抗分圧の値が正しいかを確認



パーツ番号	抵抗(Ω)	測定電圧（mV）
R842	620	-369.4
R843	4700	-3324

テスト内容と結果

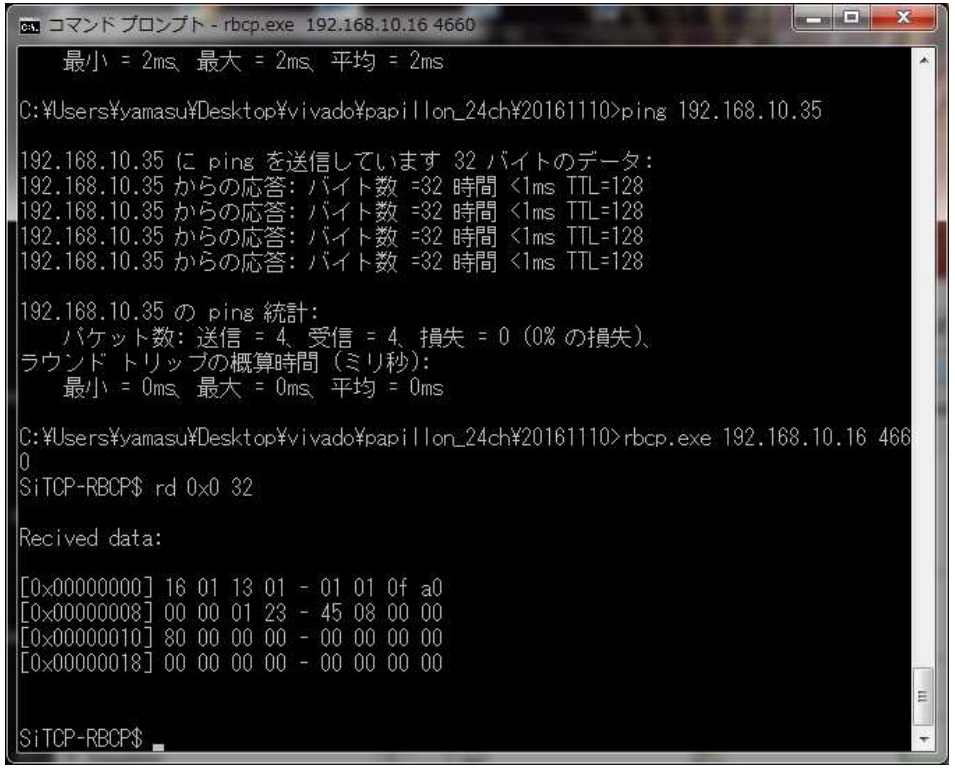
- テスト内容
  - ① PCとボードをイーサネットケーブルで接続
  - ② コマンドプロンプトにてpingコマンドにより接続確認
- IPアドレス
  - Papillon :198.162.10.16
  - PC:198.162.10.35
- 結果
  - 互いのネットワーク接続を確認できた。



テスト内容と結果

- テスト内容
  - PCとボードをイーサネットケーブルで接続
  - PythonプログラムのRBCP shellにて，UDP通信確認
- RBCP (Remote Bus Control Protocol) shell
  - 回路のパラメータの読み書きをPCを用いて可能にする機能を持っている。
- 結果
  - UDP通信か正しく動作しているのを確認できた。

＝デジタル回路やADCを外部からコントロールするために，各種パラメータをPCから書き換えができることが分かった。



Data formatterについて

1.ADCデータ書き出し
12bit*24ch =288bit

ADC CH0
ADC CH1
…
ADC CH22
ADC CH23

2データ格納
8bit*36

ADC CH0 8bit

ROM 2で格納したデータを呼び，CH0から順にPCに書き出す

3.データ読み出し
12bit*24ch*2

0000	ADC CH0 4bit
ADC CH0 8bit	
0000	ADC CH1 4bit
ADC CH1 8bit	
…..	

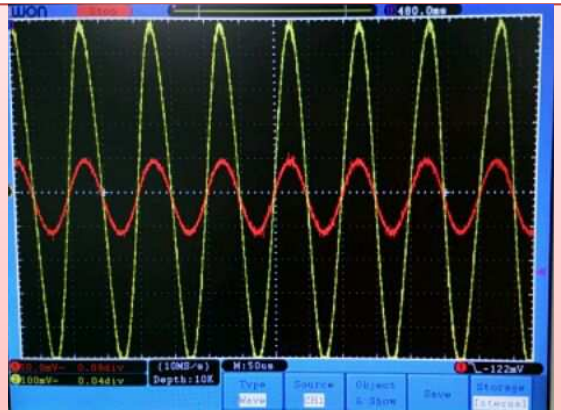
ROMの例

din	dout
[0]	[0]
	[1]
[1]	[2]
	[3]

Din	dout
00	0000
01	0010
10	0100
11	1000

2bitで4つのアドレス

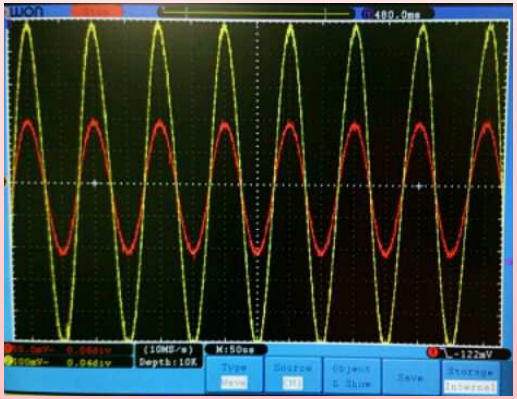
ATT付近の信号



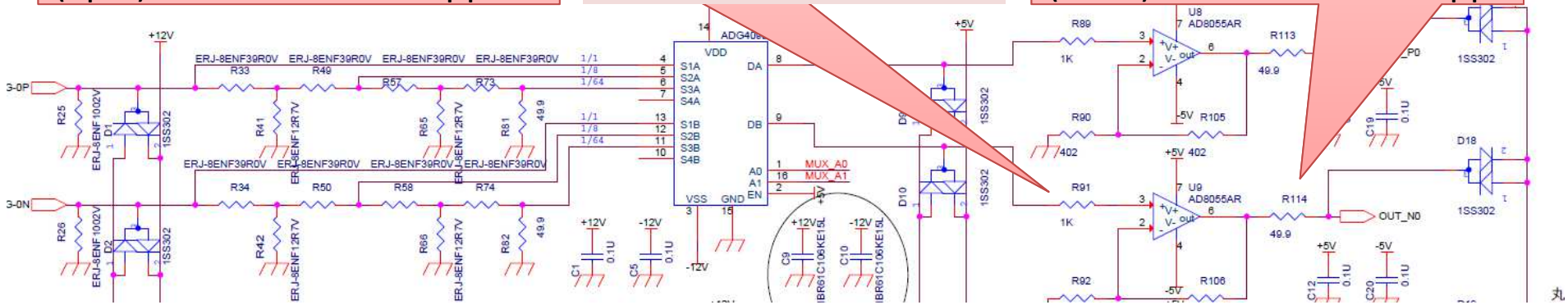
ボードからの波形信号（赤）
(3pin)周期100us 100mVpp

波形にスパイク状のノイズは乗っていない

電圧帰還アンプを信号が通過すると波形振幅が2倍になっている
アンプのゲイン
=1+(R106/R92)=1+1=2

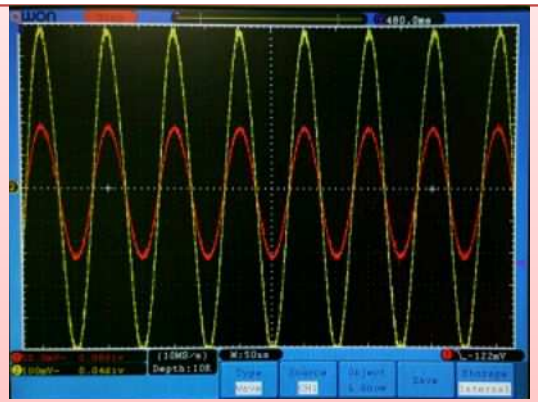


ボードからの波形信号（赤）
(R114)周期100us 200mVpp



＊黄色はパルスジェネレータからの信号（スケールは赤とかぶらないように意図的に変えている）

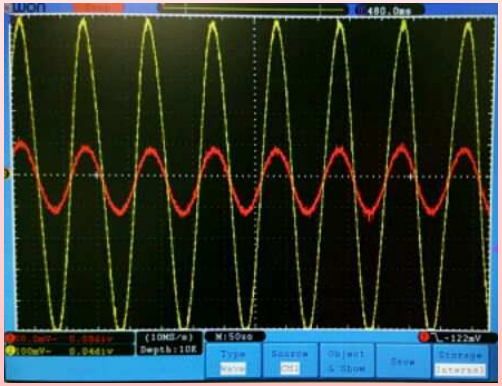
ADC DRIVER付近の信号



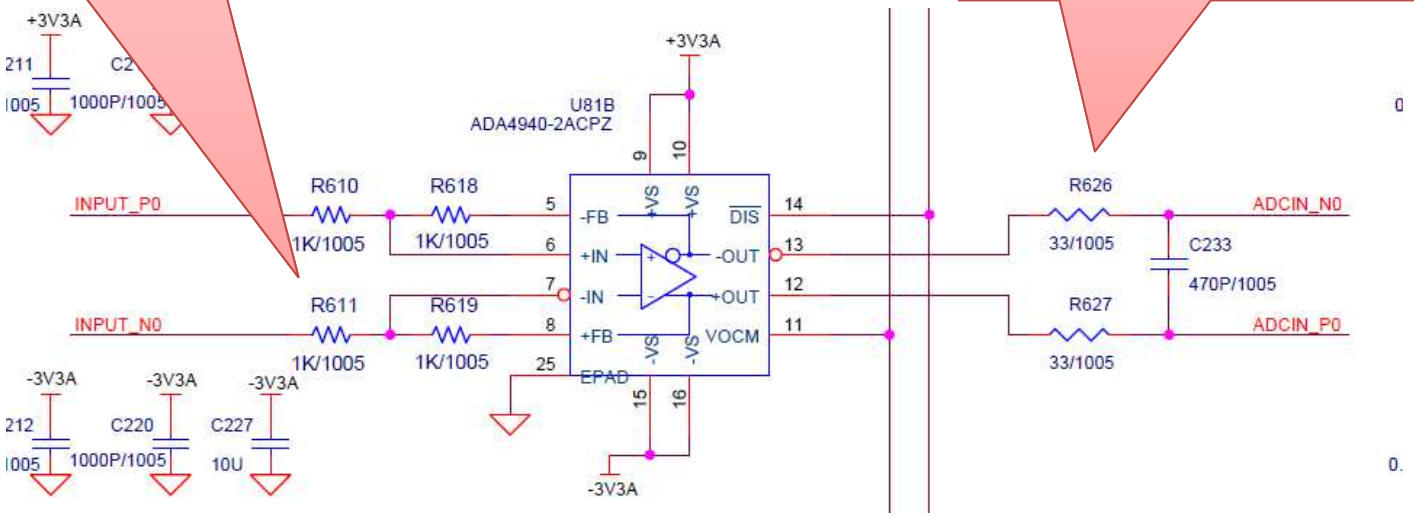
ボードからの波形信号（赤）
(R611)周期100us 200mVpp

波形にスパイク状のノイズは乗っていない

ADC DRIVERを信号が通過すると波形振幅が1/2倍になっている

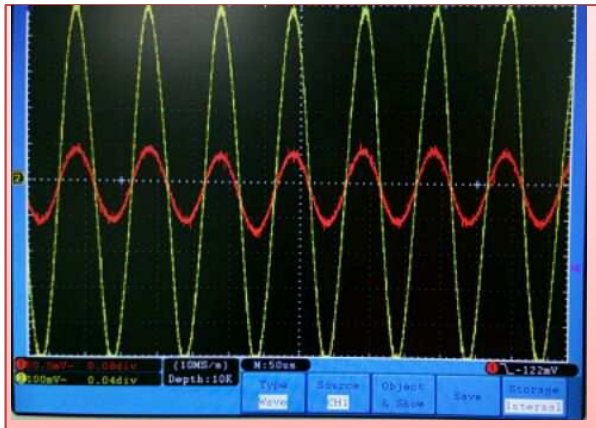


ボードからの波形信号（赤）
(R626)周期100us 100mVpp

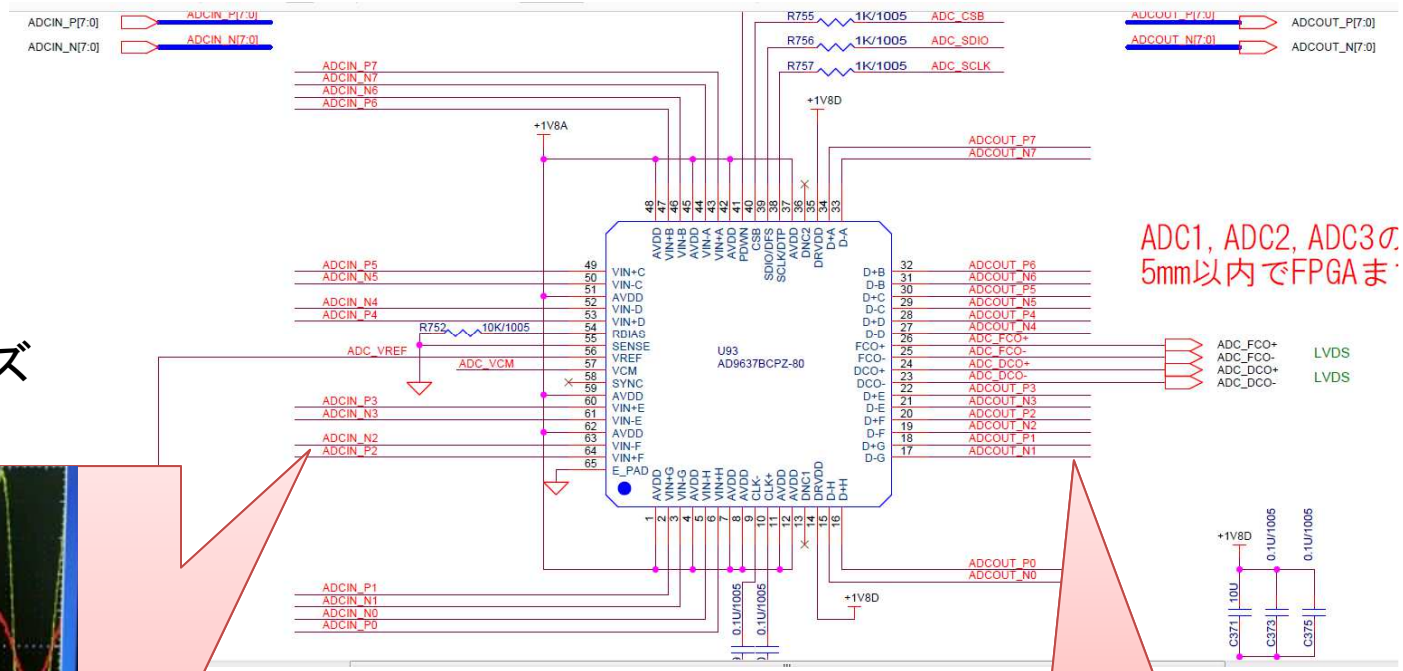


ADC付近の信号

波形にトゲのようなノイズ
は乗っていない



ボードからの波形信号（赤）
(5pin)周期100us 100mVpp



ADC1, ADC2, ADC3の
5mm以内でFPGAま

デジタル信号が出力
＝＞FPGAへ

オフラインシミュレーションの内容

1. 1 eventごとのビーム位置計算の精度確認
    1. 各Stripごとの相関=弱相関のstripがあることが分かった

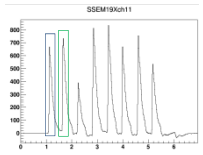
2. 1 beam runごとのビーム位置計算の精度確認
    1. ビーム位置計算結果分布の比較
       =ビーム位置計算にズレが生じていることが分かった
    2. ビーム位置計算の相関確認
       =相関が取れていることが分かった
    3. アンダーシュートの影響の確認
       =アンダーシュートがズレの原因であることが分かった

3. Beam run ごとのビーム位置計算の精度確認
    1. ビームパワーと位置計算精度の関係調査
       =ビームパワーとズレに関係があることが分かった。

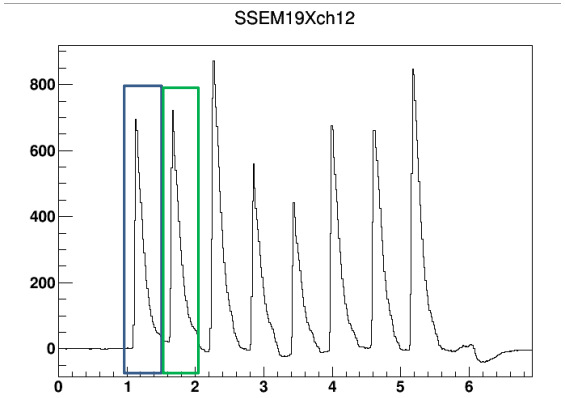
4. 新たなビーム位置計算手法の確立
    1. Bunchごとの累積積分

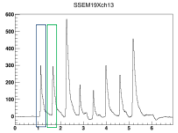
SSEMのbeam position の解析方法
T2Kで現在行われているビーム位置計算方法

1.各stripでバンチ毎の信号量Qを計算。QはADC peak-5bin ~ peak+15binの間のADCの和



SSEM19Xch12

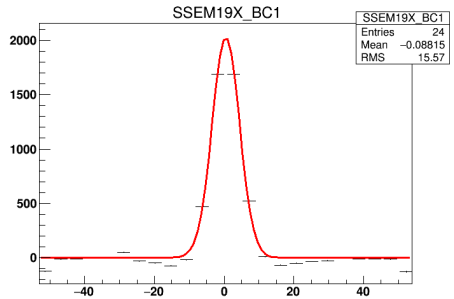




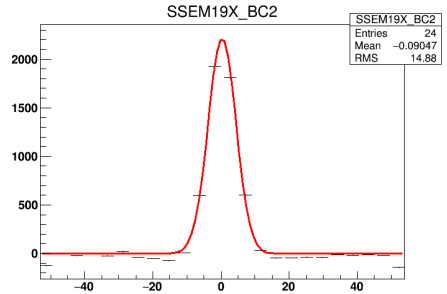
※他のstripも同様に

2.各バンチ毎のbeam profileを作る

BC1(=bunch1)

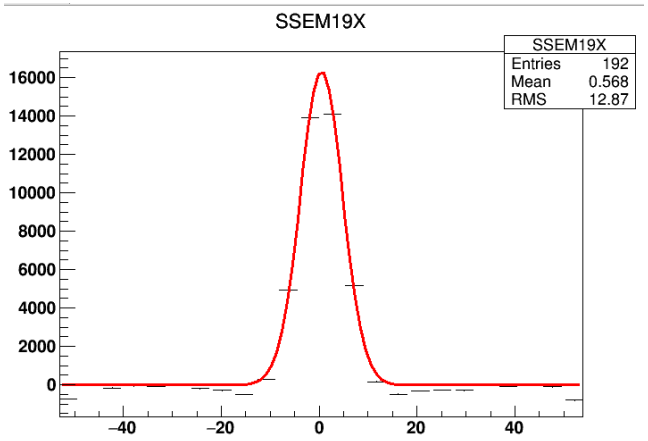


BC2(bunch2)



※同様に8bunch作る

3.バンチ毎のbeam profileを足し合わせたbeam profileをつくる

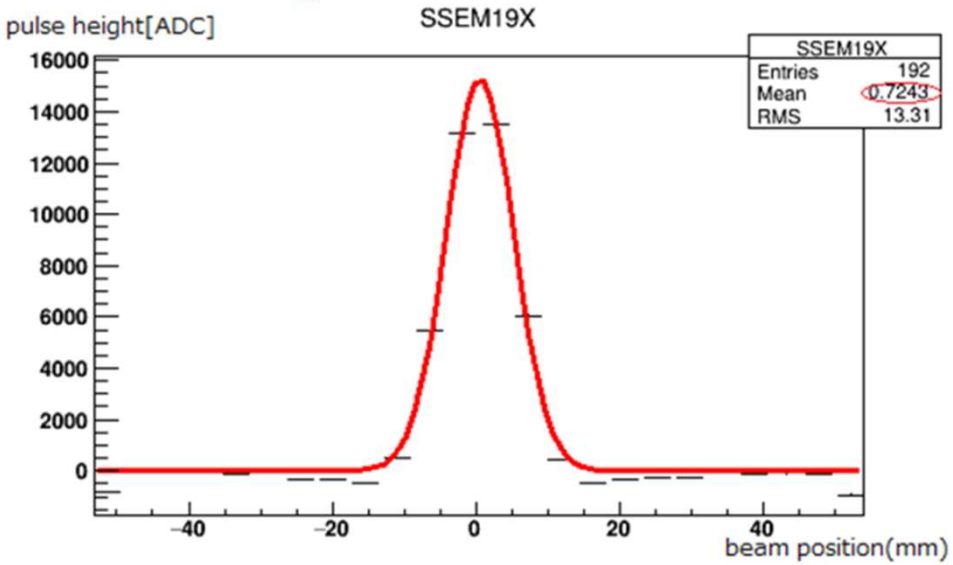


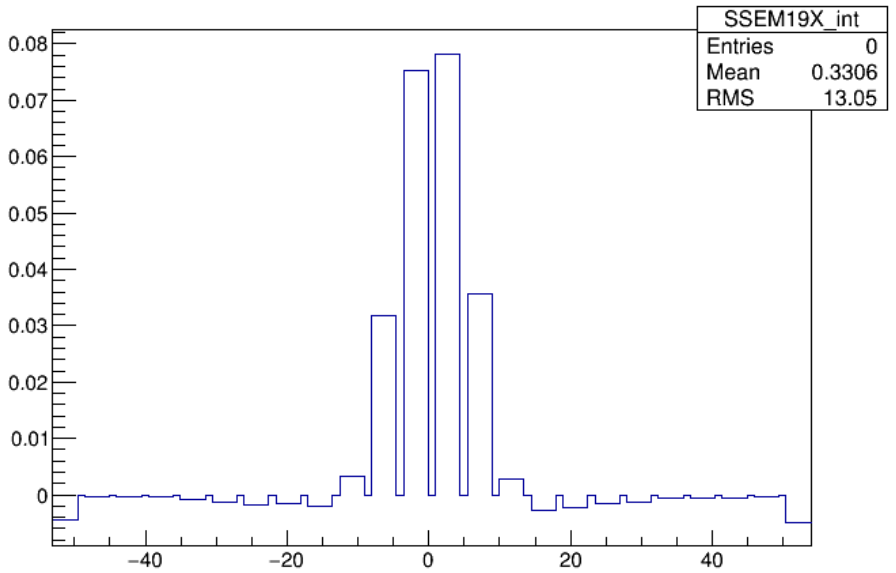
4.そのbeam profileをfitしてbeam位置を算出

FPGAで用いるビーム位置計算の実証

現在の信号計算によるビーム位置

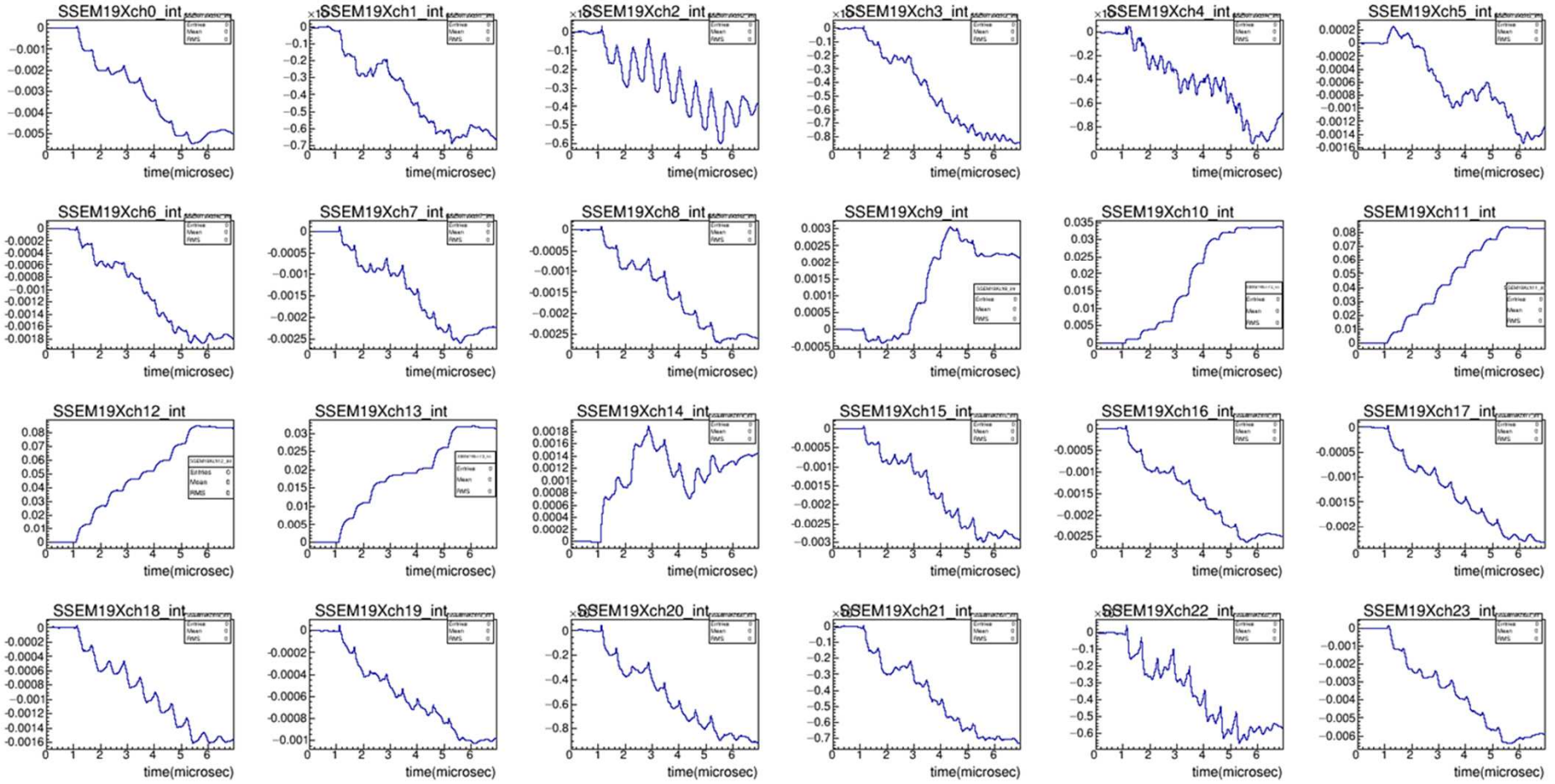
FPGAで用いる信号計算＝新しい信号計算によるビーム位置



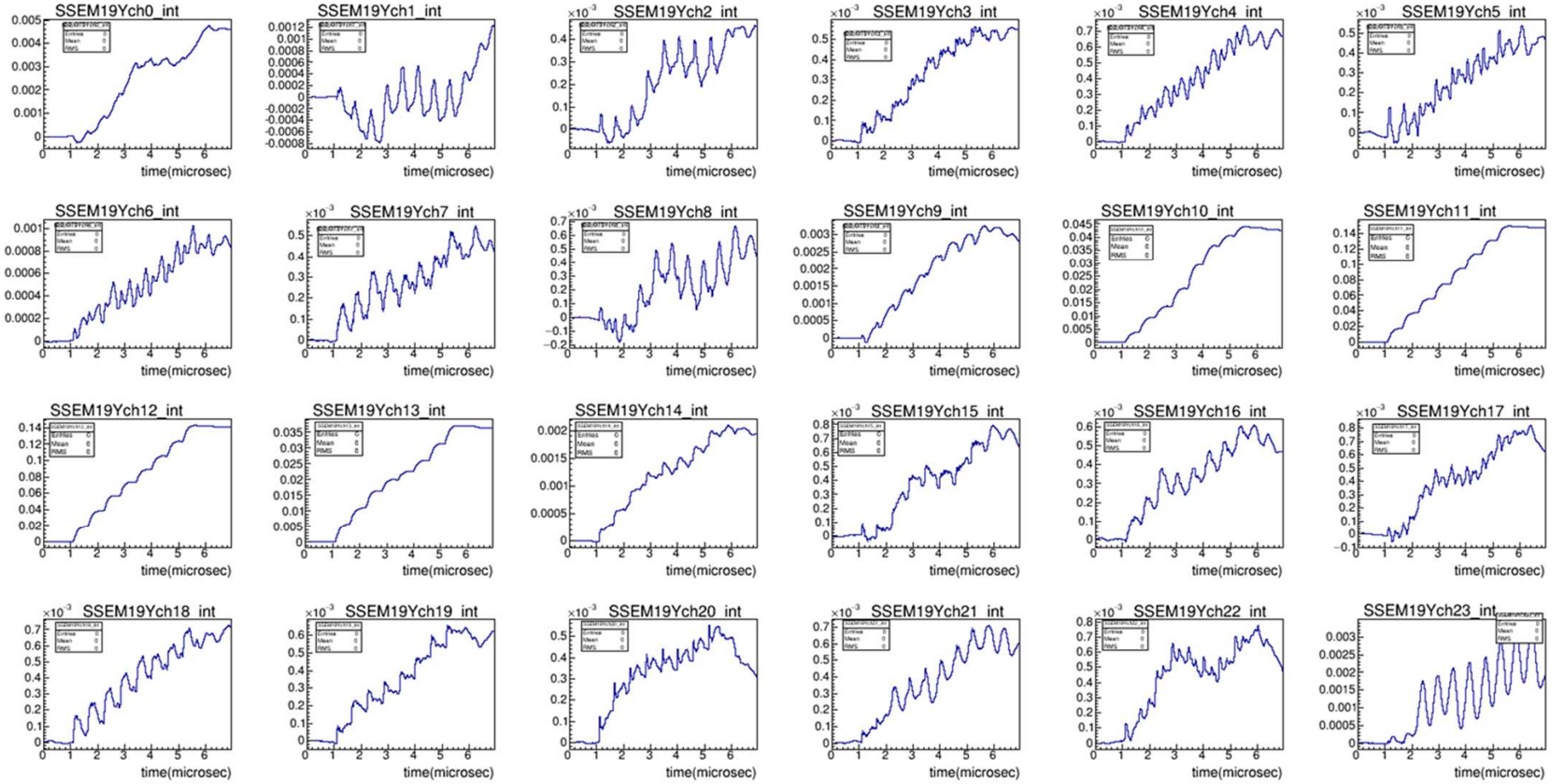


上記のビーム位置計算方法の比較を実際のビームデータを用いて行った。

horizontal SSEM ビーム信号spill間積分波形

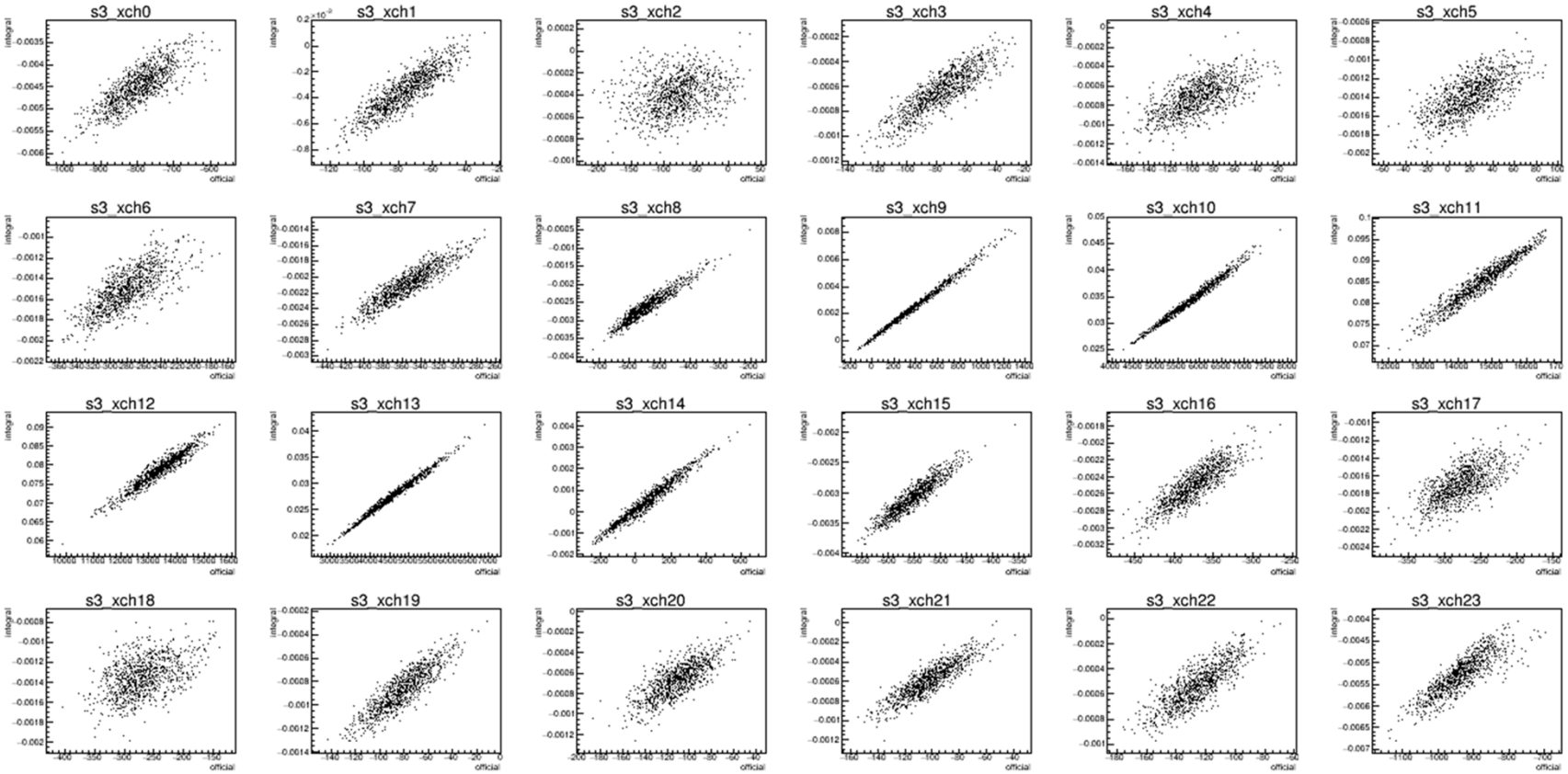


Vertical SSEM spill間ビーム信号積分波形



各Stripごとの相関

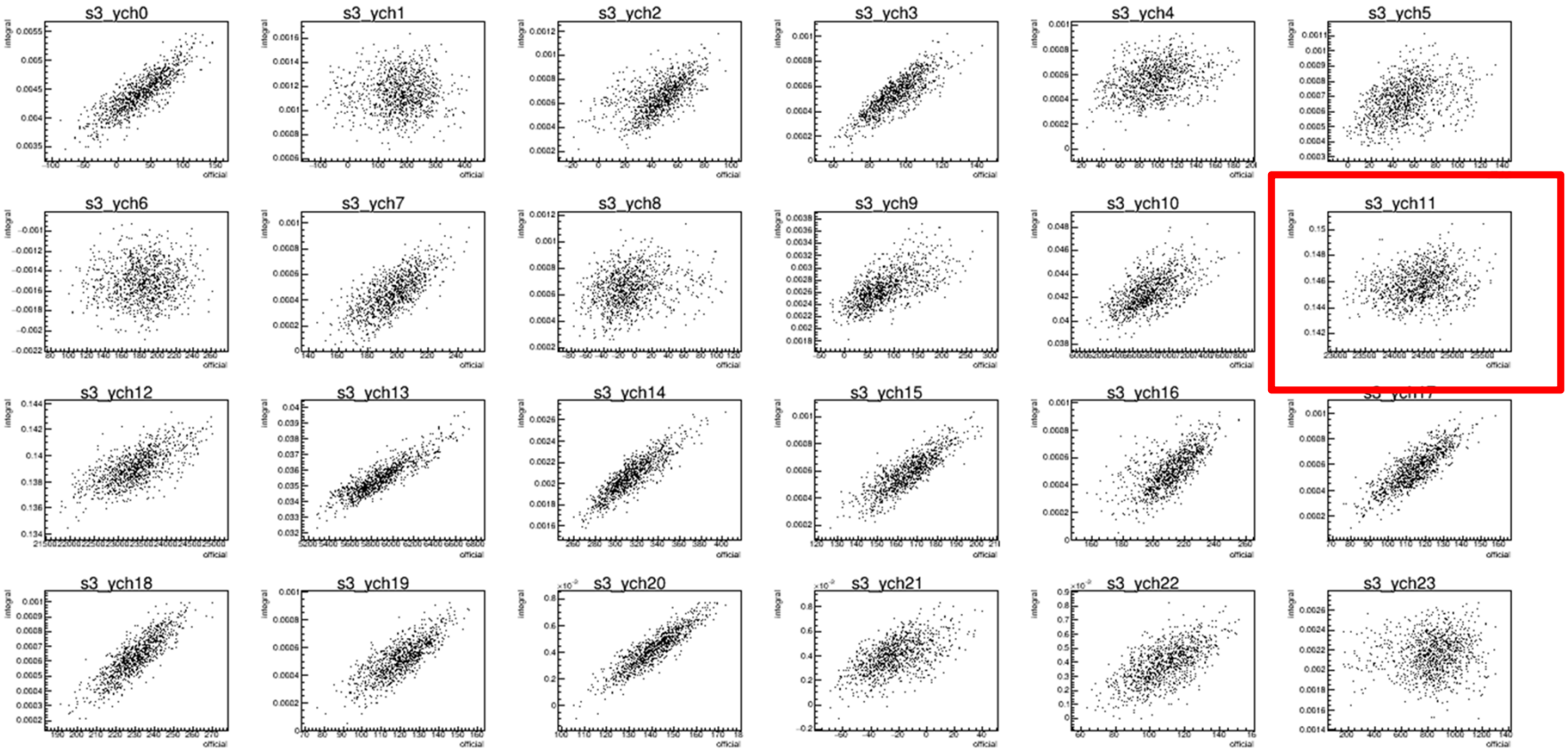
Scatter plot horizontal SSEM



x axis :present method, y axis : new method

各Stripごとの相関

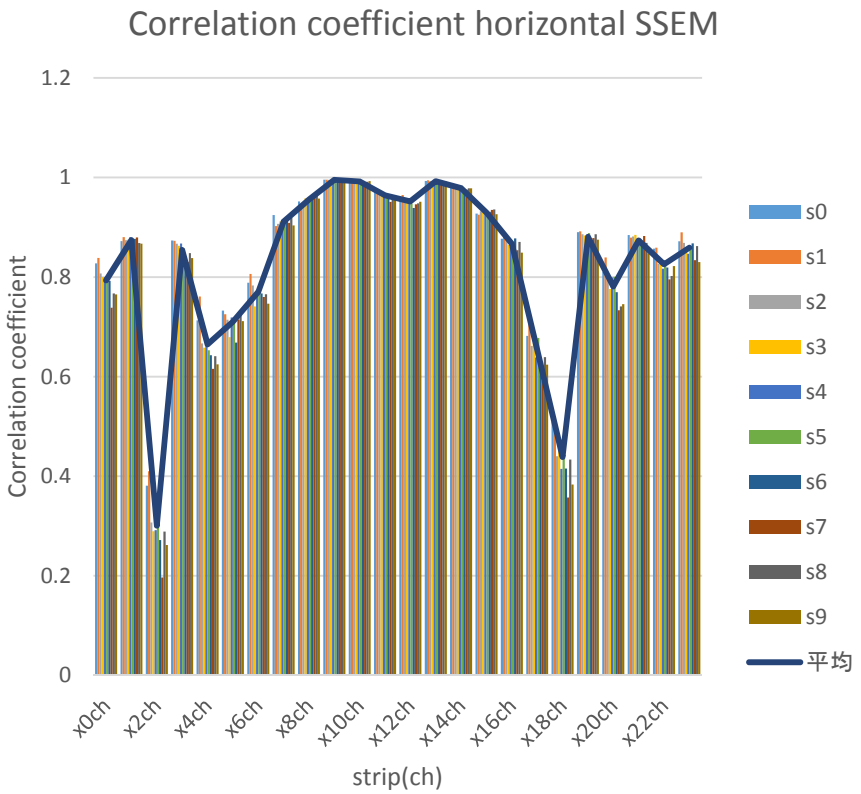
Scatter plot vertical SSEM

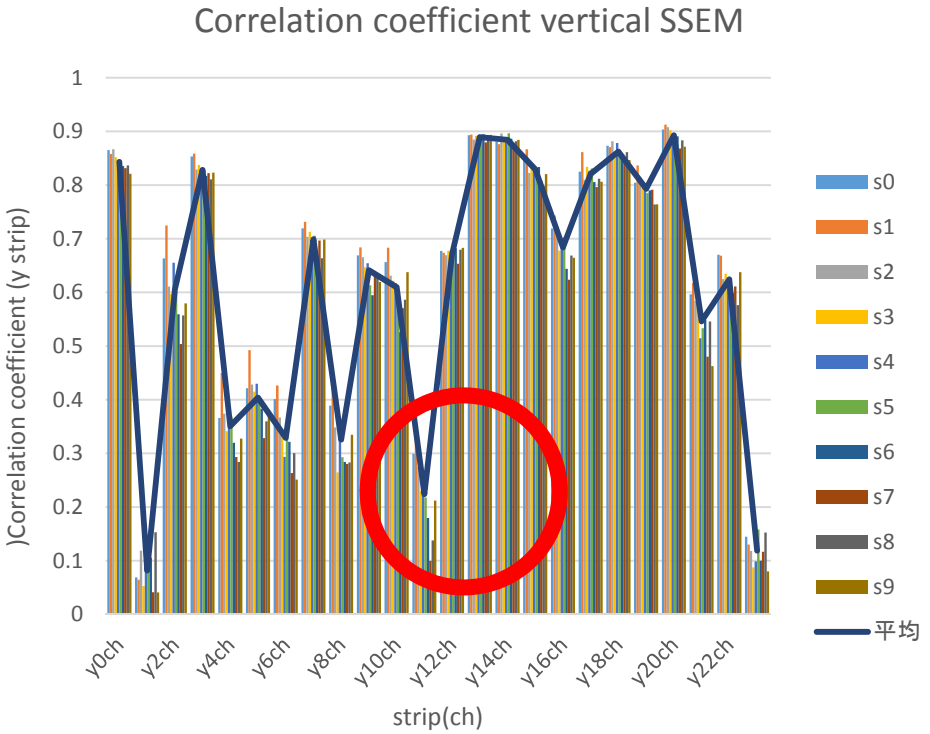


x axis :present method, y axis : new method

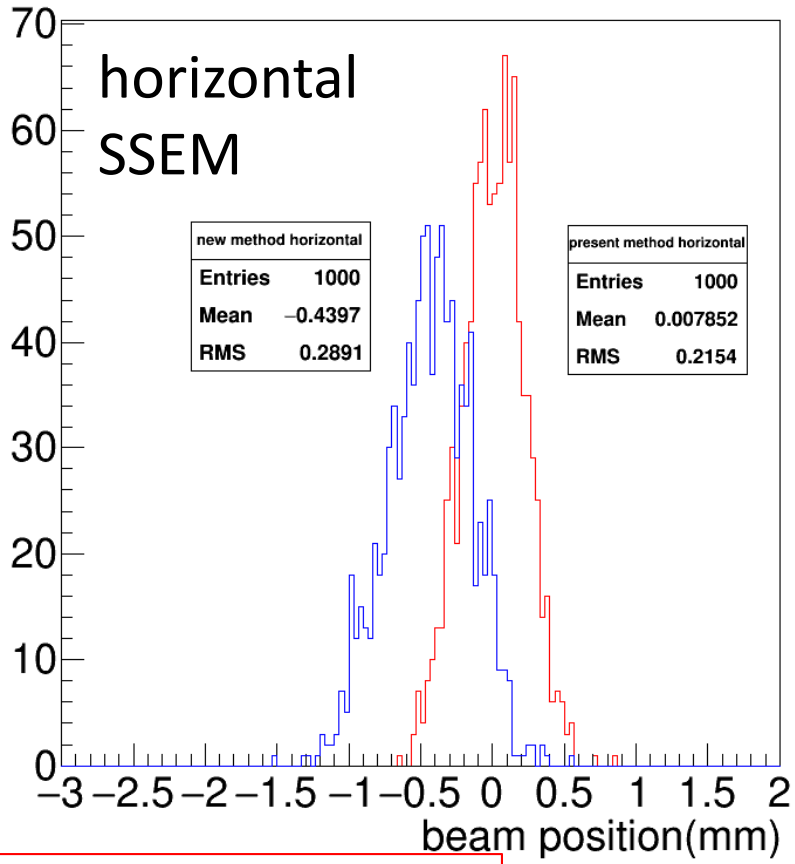
各Stripごとの相関

Correlation coefficient

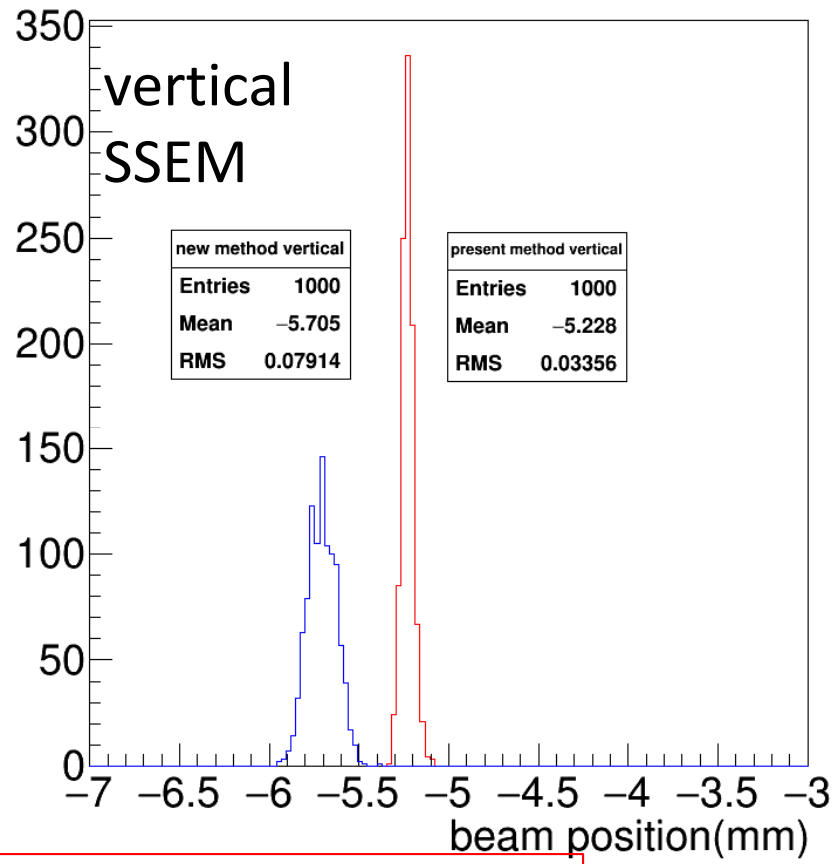




1000spillのビーム位置のヒストグラムの比較



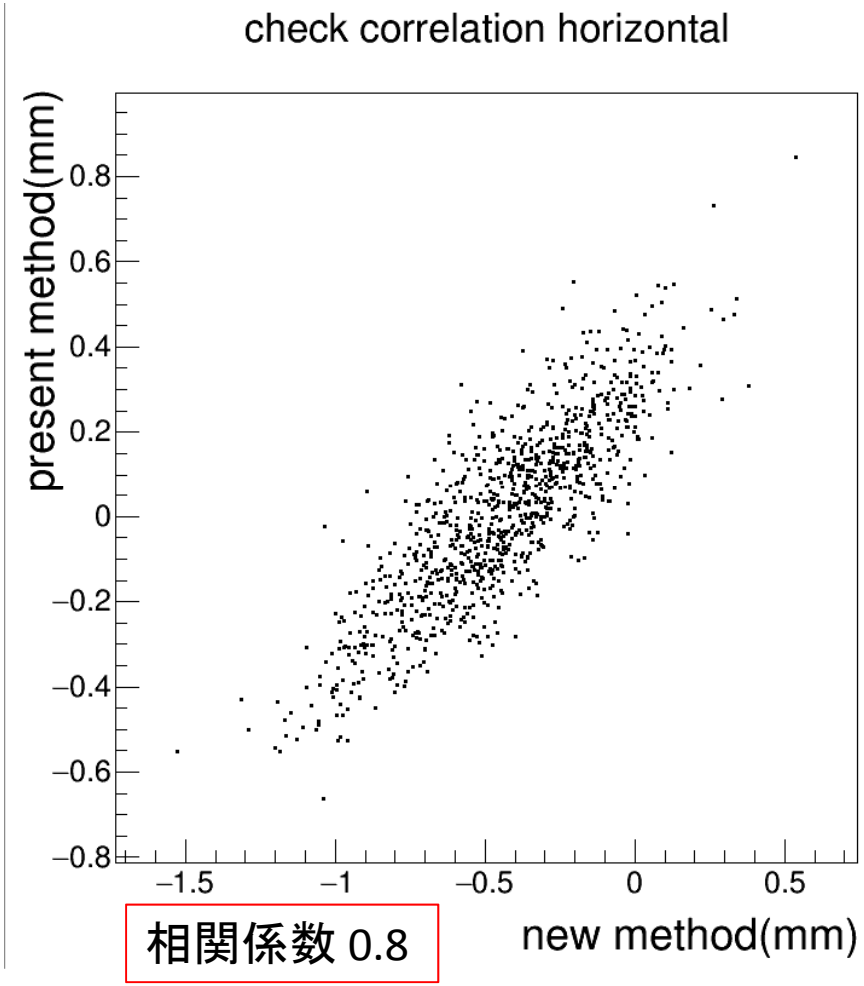
平均の差 0.43±0.02mm



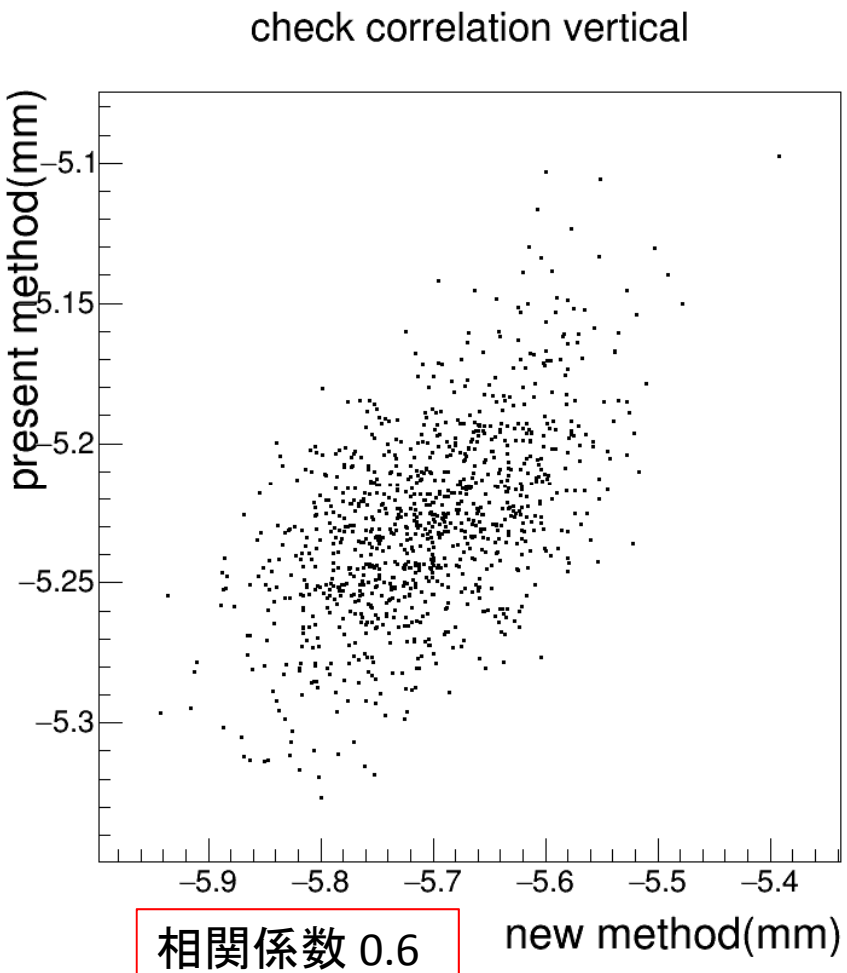
平均の差 0.476±0.003mm

① 現在の信号計算のビーム位置（赤）
② 新しい信号計算のビーム位置（青）
→①と②のビーム位置にズレが生じている。

1000spillの相関の確認



相関係数 0.8

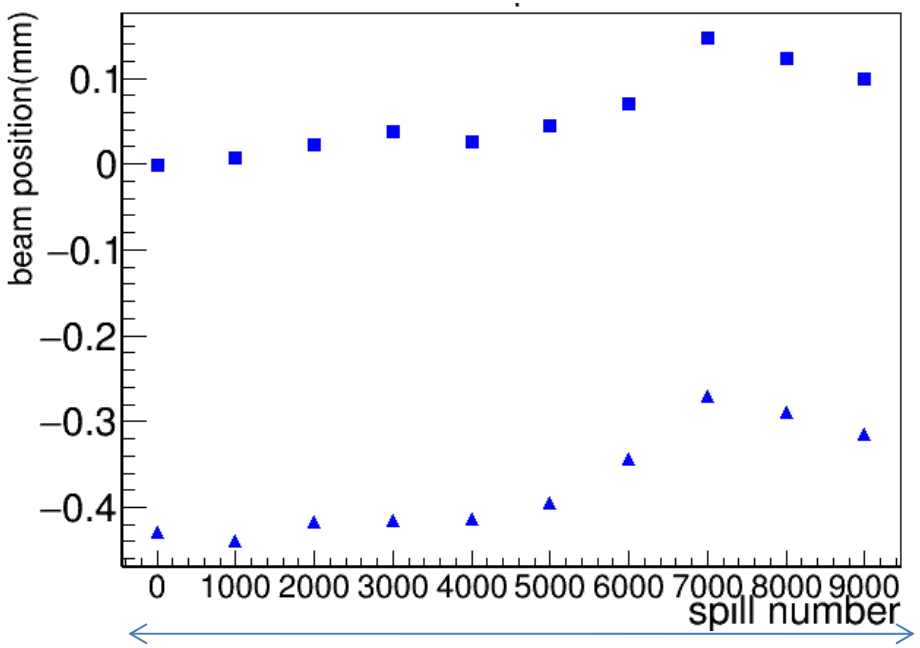


相関係数 0.6

→ビーム位置の計算手法間で相関が取れている。

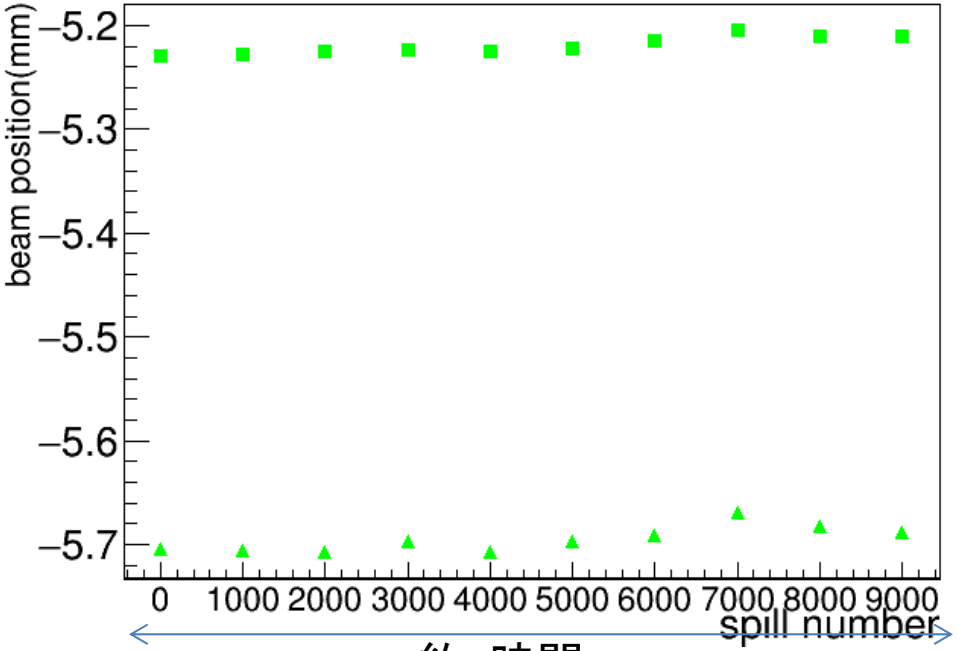
陽子ビームの時間によるビーム位置の移り変わり

Horizontal SSEM



約7時間

Vertical SSEM



約7時間

① 現在の信号計算のビーム位置の1000 spillごとの平均 ■
② 新しい信号計算のビーム位置の1000 spillごとの平均 ▲
→時間によるビーム位置の動きを再現できている
＝FPGA上でオフセットを工夫できる

Beam run ごとのビーム位置計算の精度確認
ビームパワーと位置計算精度の関係調査

ビームランによる信号位置の確認

- 以下のT2Kビームデータを用いて，ビームランによる信号位置の変化を確認した。
  - Run700033 Thu Oct 27 16:14:03 2016 Thu Oct 27 16:24:47 2016

    87kW w/+250kA, SSEM out

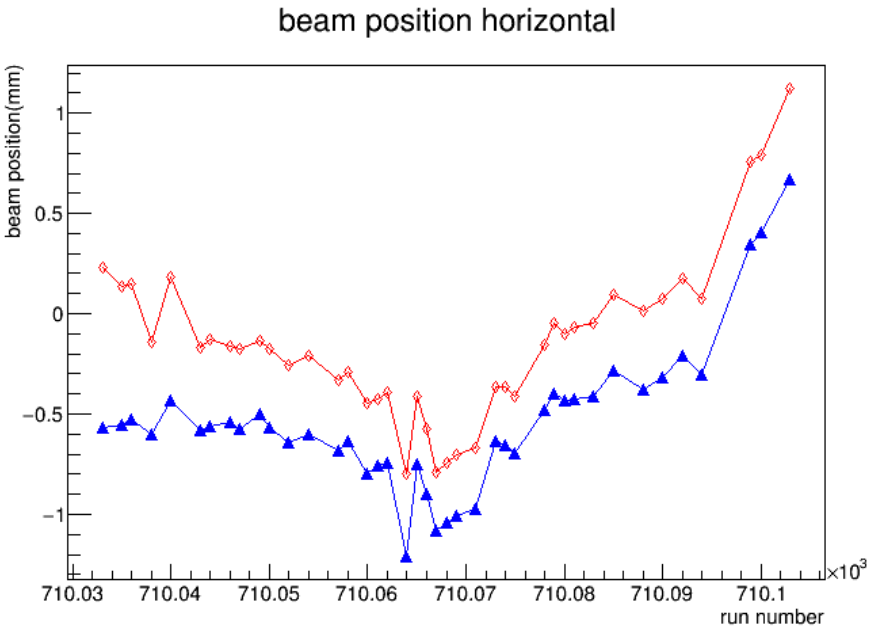
  - Run 700103 Mon Oct 31 19:31:01 2016 Tue Nov 1 05:00:15 2016

    170kW, +250kA, SSEM OUT.

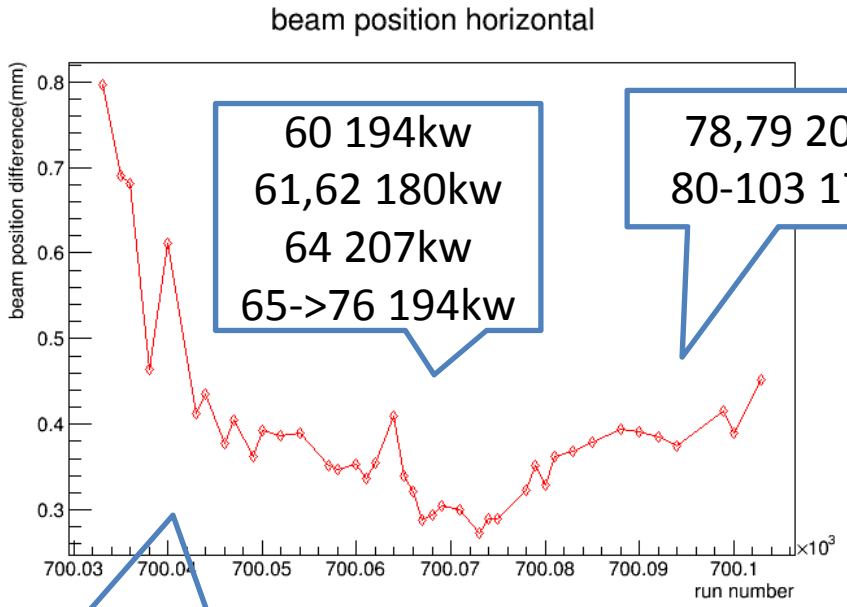
Beam run ごとのビーム位置計算の精度確認
ビームパワーと位置計算精度の関係調査

Horizontal

① T2K offical red
② Integral hist meanblue



① T2K official-Integral hist mean red



60 194kw
61,62 180kw
64 207kw
65->76 194kw

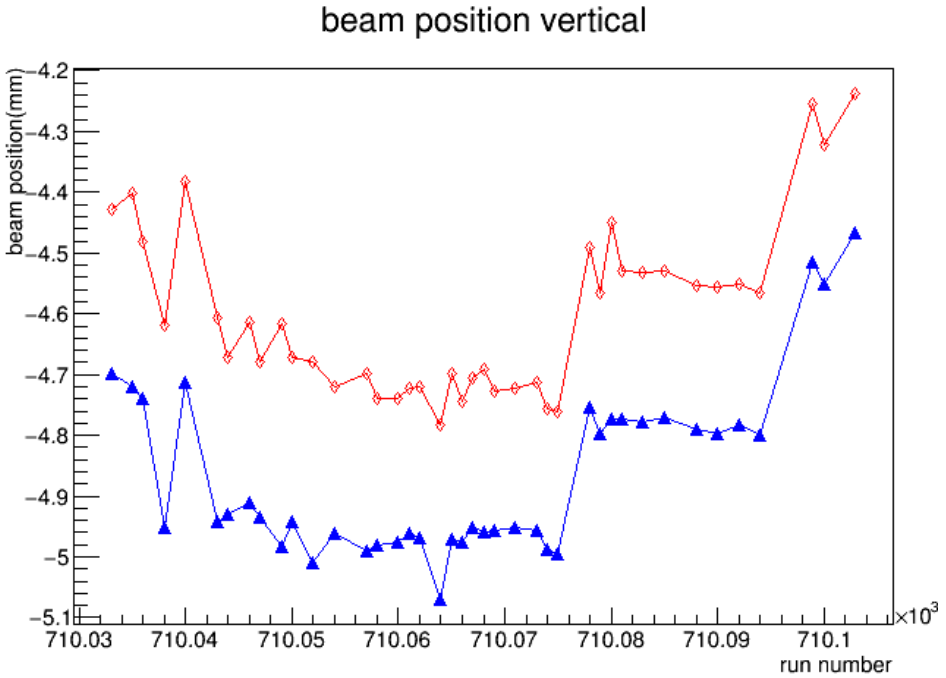
78,79 200kw
80-103 170kw

33 87kw ->58 207kw
徐々にビーム強度が増加

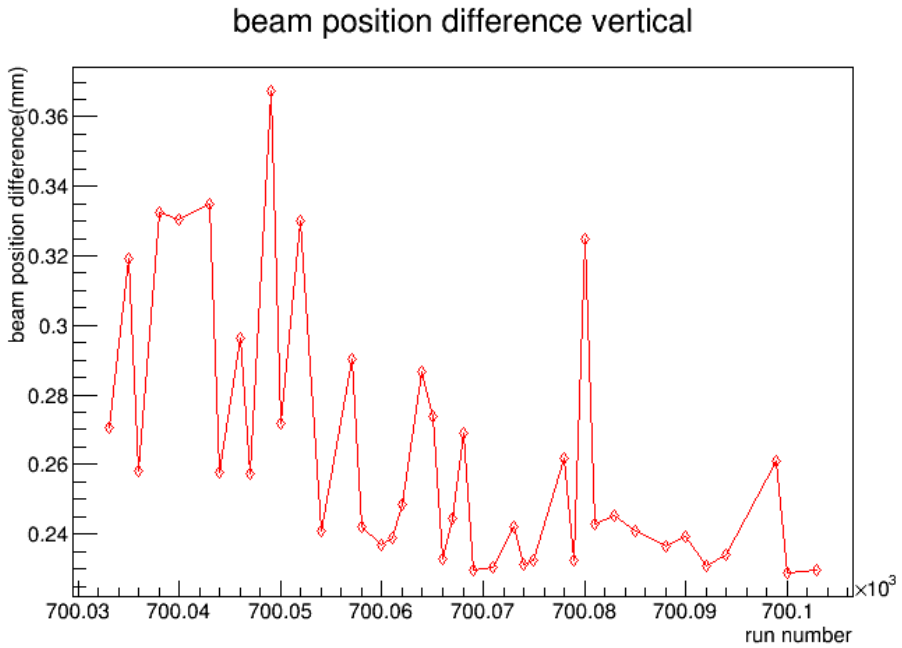
Beam run ごとのビーム位置計算の精度確認
ビームパワーと位置計算精度の関係調査

Vertical

① T2K fit center red
② Integral hist meanblue



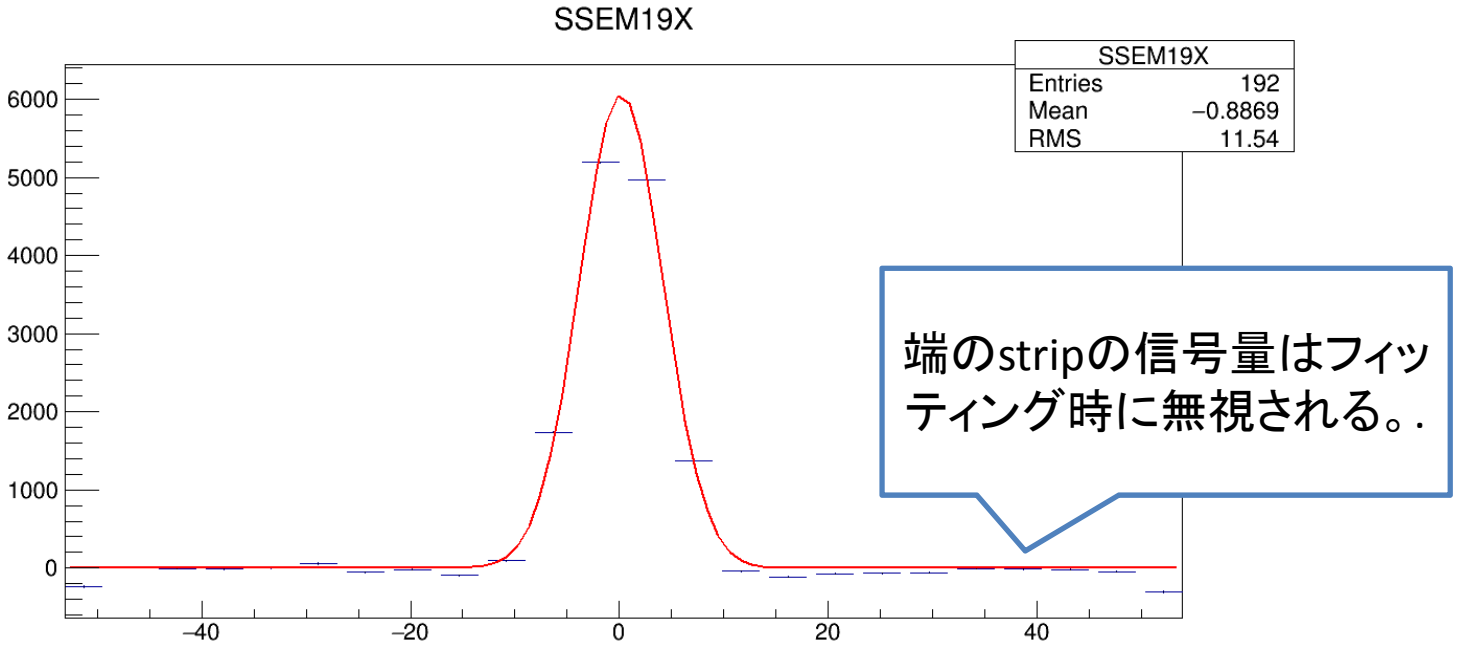
1. T2K fit center-Integral hist mean
red



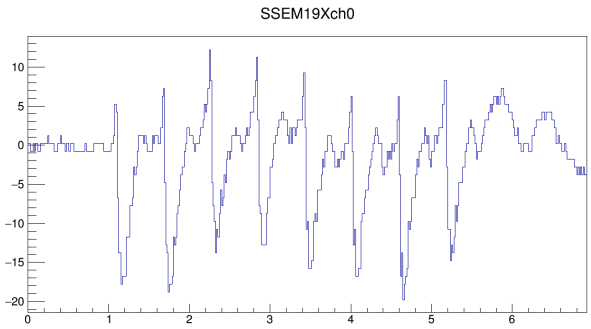
Run700033

Thu Oct 27 16:14:03 2016　　Thu Oct 27 16:24:47 2016

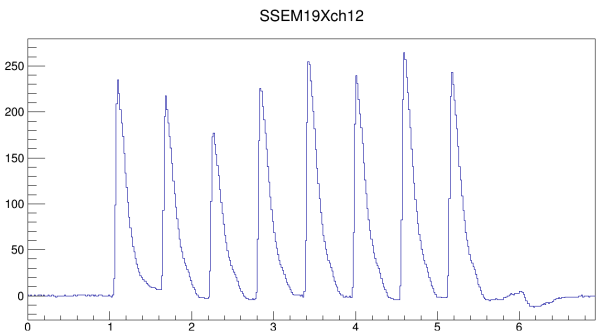
87kW w/+250kA, SSEM out



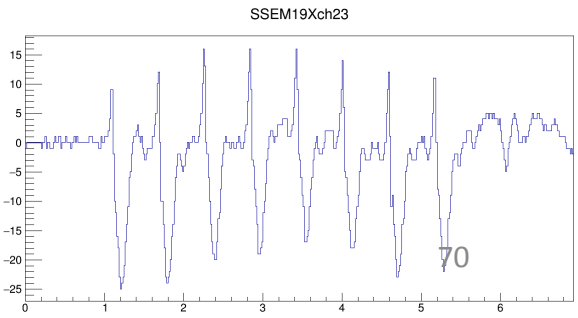
Amplitude -20~10



Amplitude 0~250



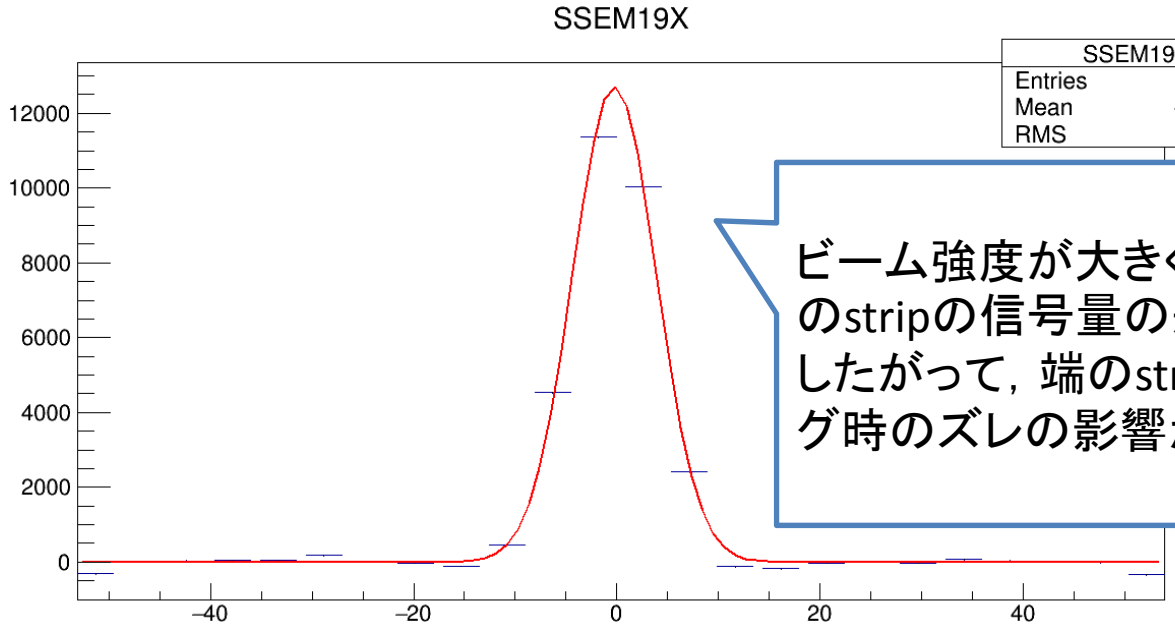
Amplitude -25~15



Run700058

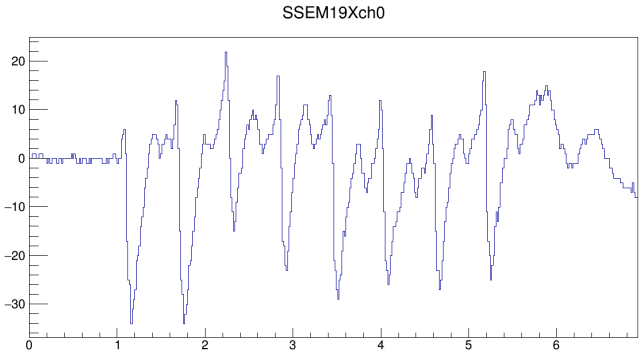
Thu Oct 27 22:32:11 2016　　Thu Oct 27 23:31:29 2016

207kW w/+250kA, SSEM out

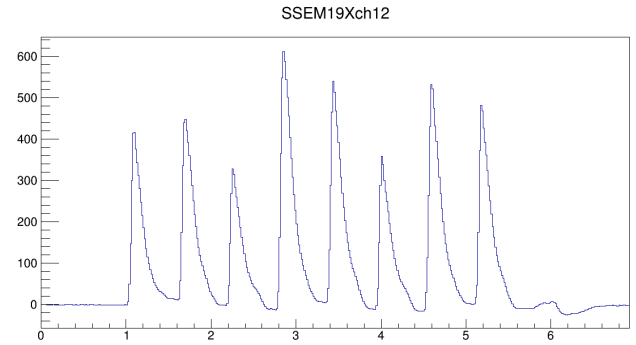


ビーム強度が大きくなると，中心と端のstripの信号量の差が大きくなる。したがって，端のstripのフィッティング時のズレの影響が小さくなる

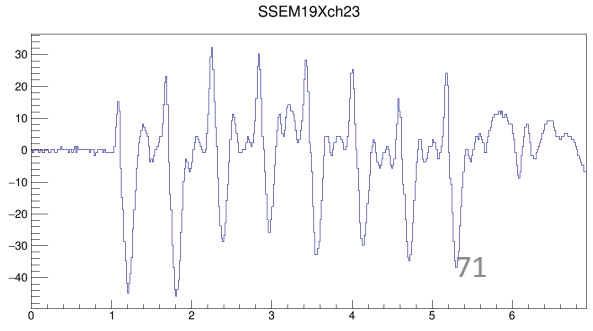
Amplitude -30~20



Amplitude 0~600



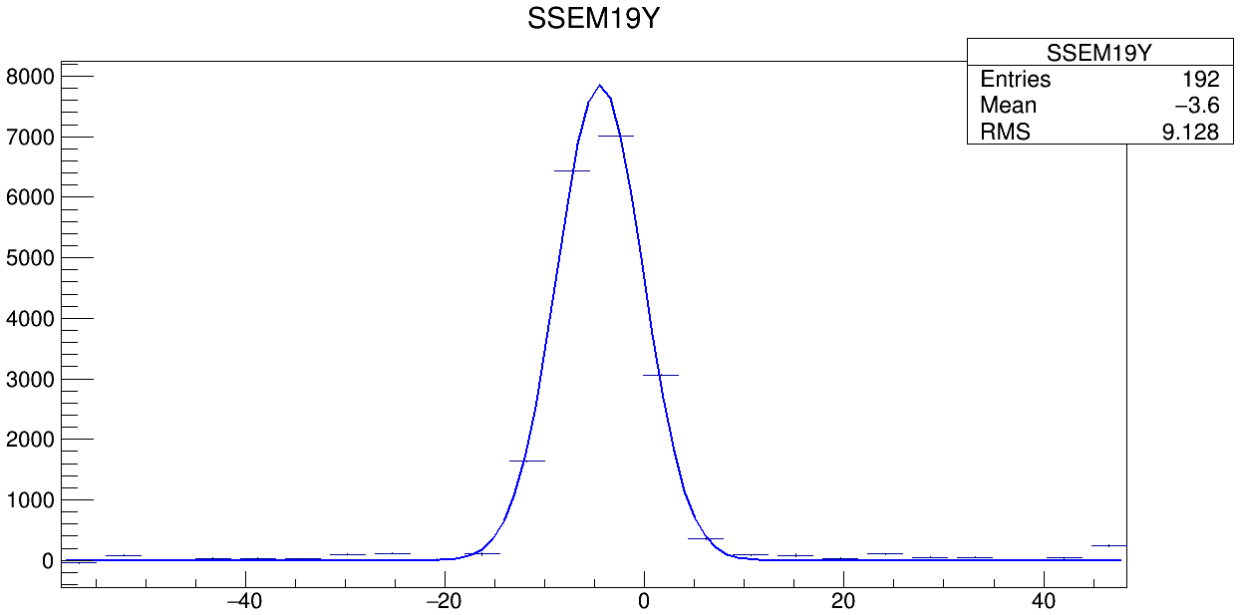
Amplitude -40~30



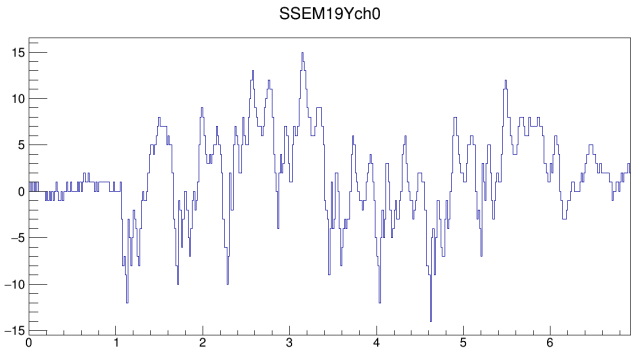
Run700033

Thu Oct 27 16:14:03 2016 Thu Oct 27 16:24:47 2016

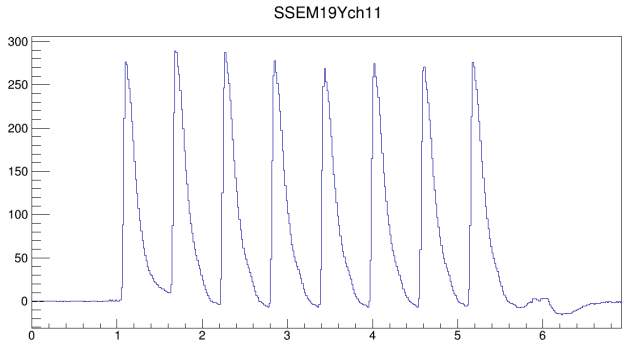
87kW w/+250kA, SSEM out



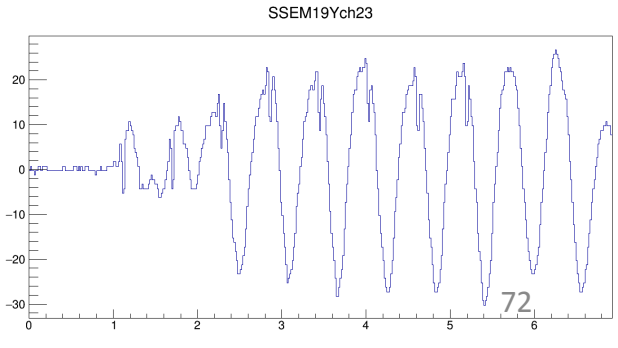
Amplitude -15~15



Amplitude 0~300



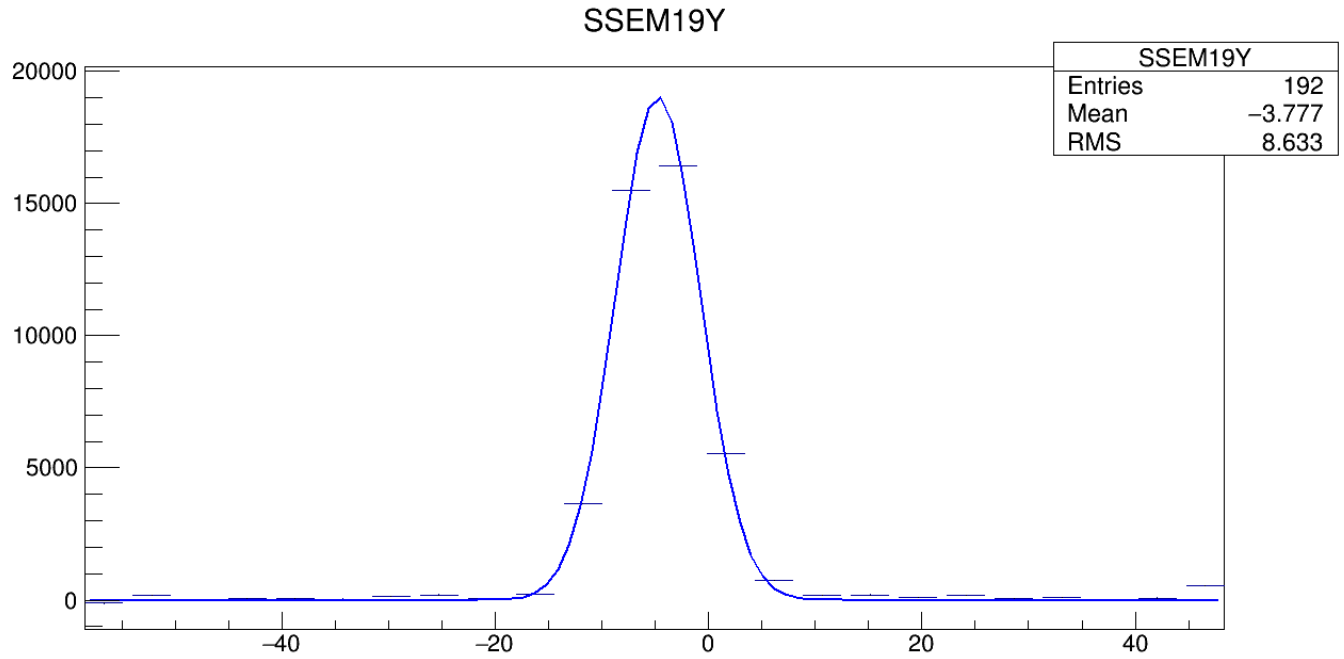
Amplitude -30~20



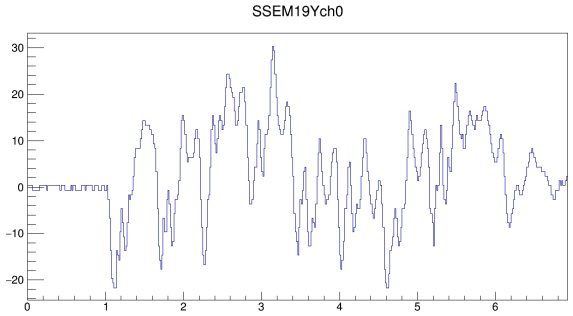
Run700058

Thu Oct 27 22:32:11 2016 Thu Oct 27 23:31:29 2016

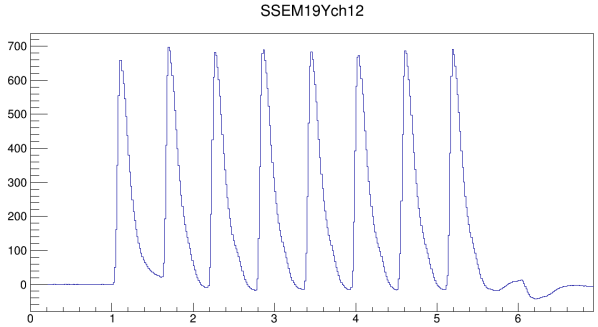
207kW w/+250kA, SSEM out



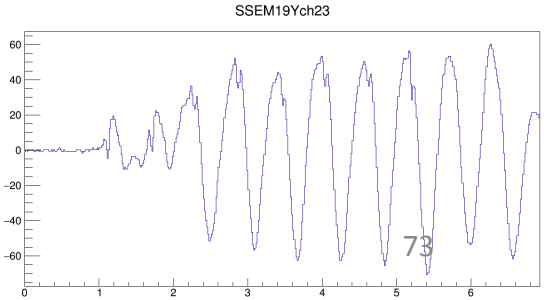
Amplitude -20~30



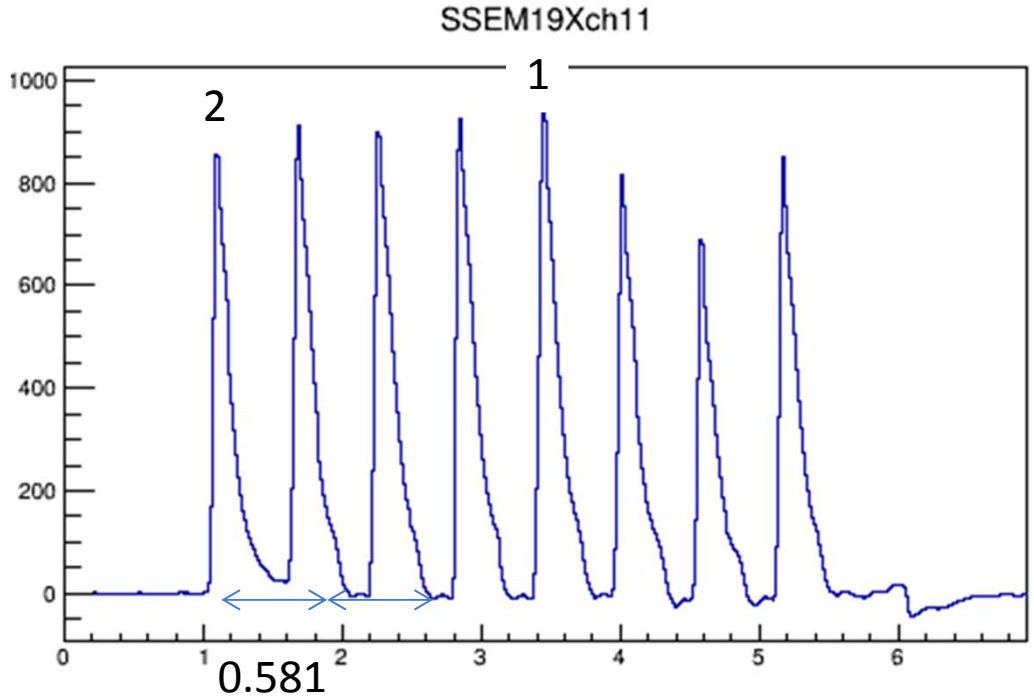
Amplitude 0~700



Amplitude -60~60



Beam position per bunch



T2K official code study

1. Spill間で波形のピークサーチを行う
2. 一番高いピーク位置を決定する (>0.5*highest peak)
3. 他のbunchのピーク位置を一定間隔 (0.581micro sec)で決定する
4. peak-5bin~peak+15bin (20 bin)間で積分する

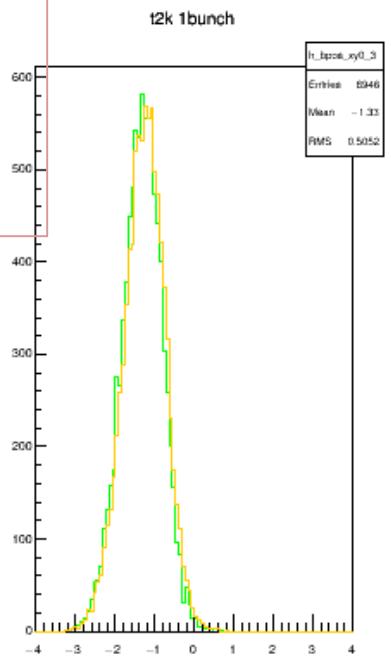
以下のデータを用いて、検証を行った.

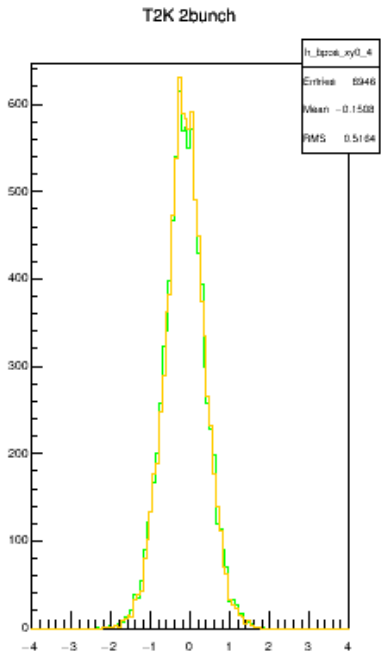
Run710068 (Sat Nov 26 14:46:57 2016~Sat Nov 26 21:36:51 2016)

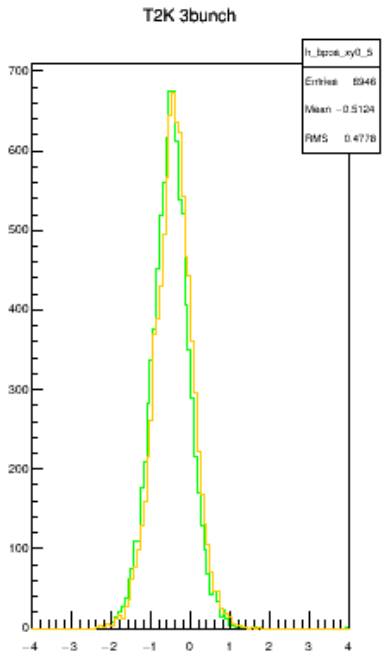
375kW 250kA SSEM OUT physics run

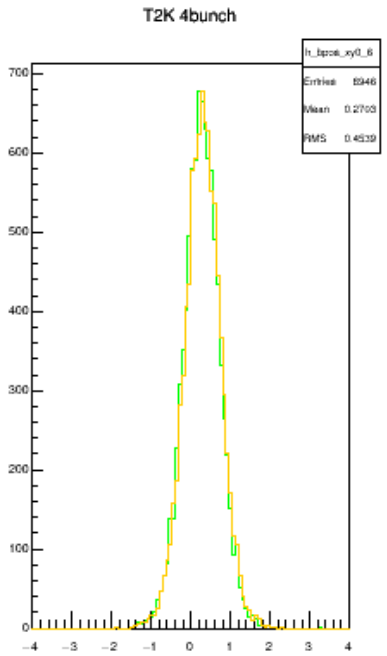
Beam position per bunch horizontal

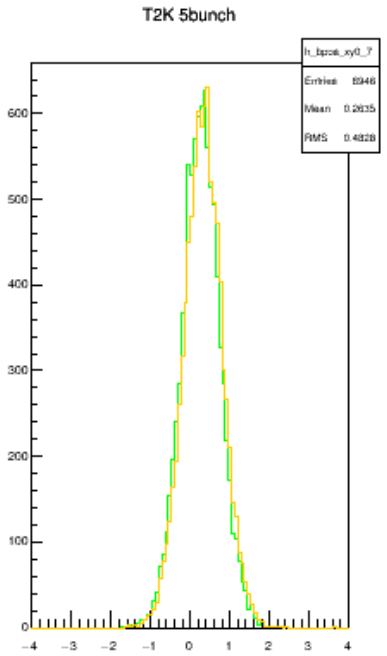
T2K
Green
Integral
Orange

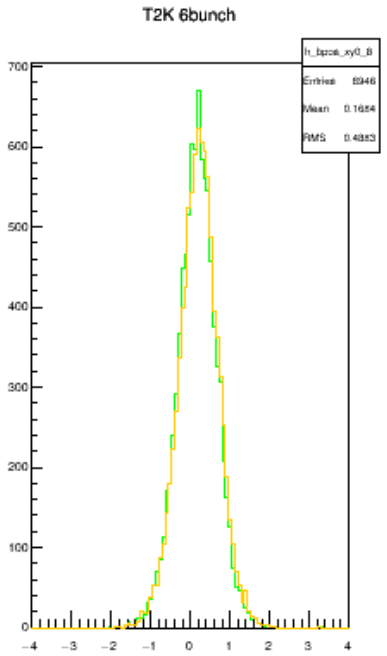


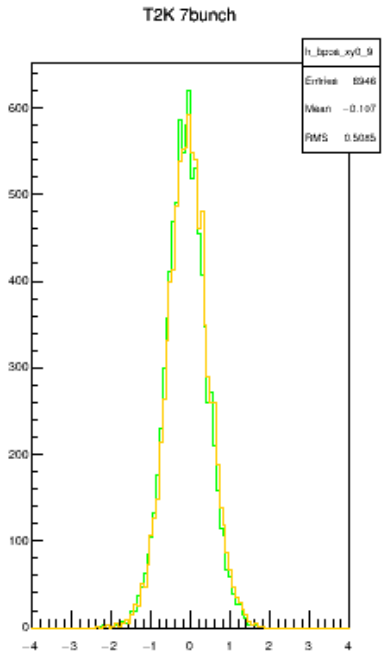


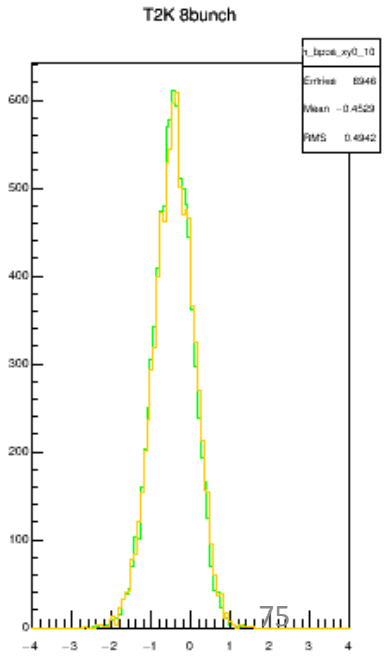






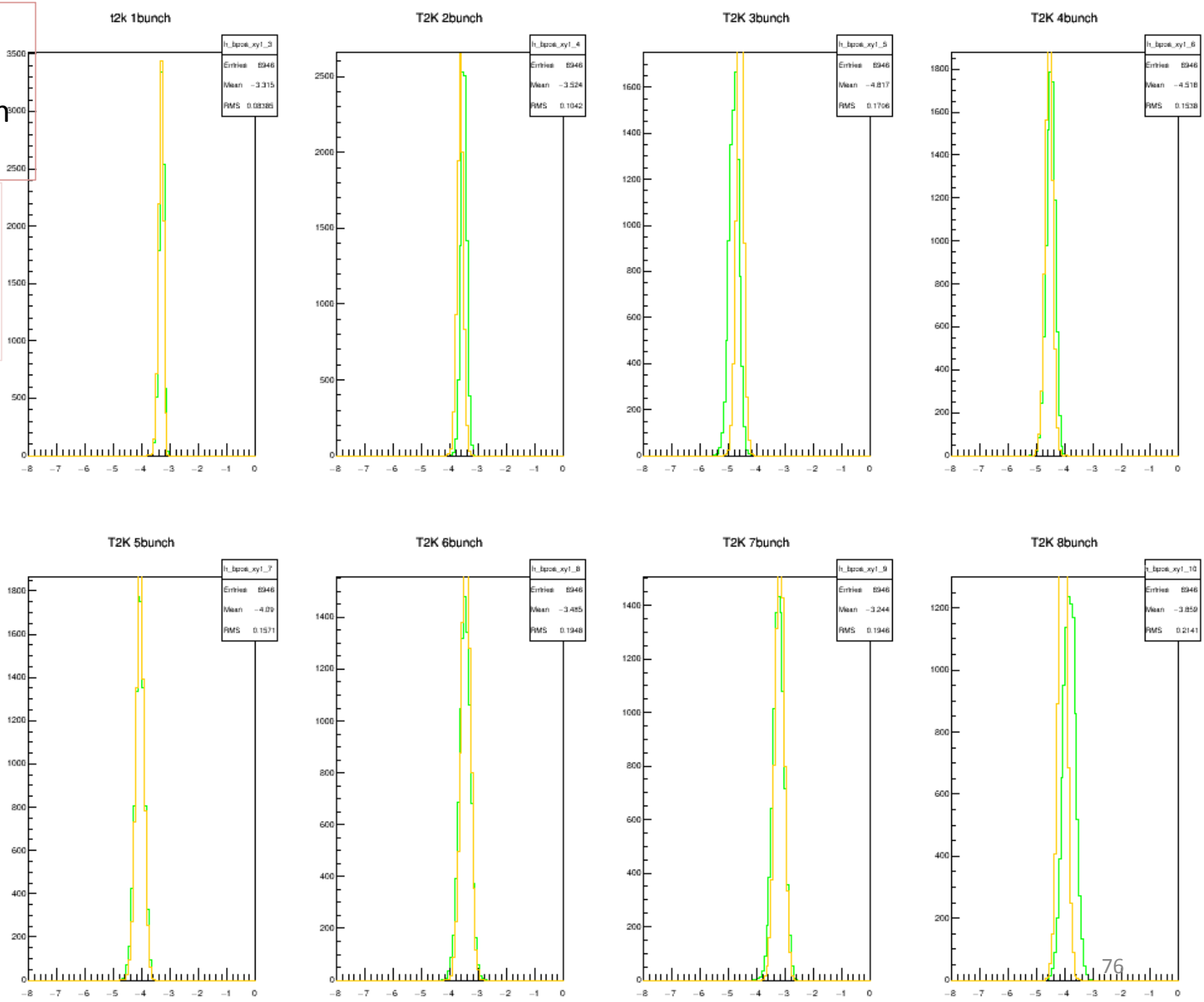




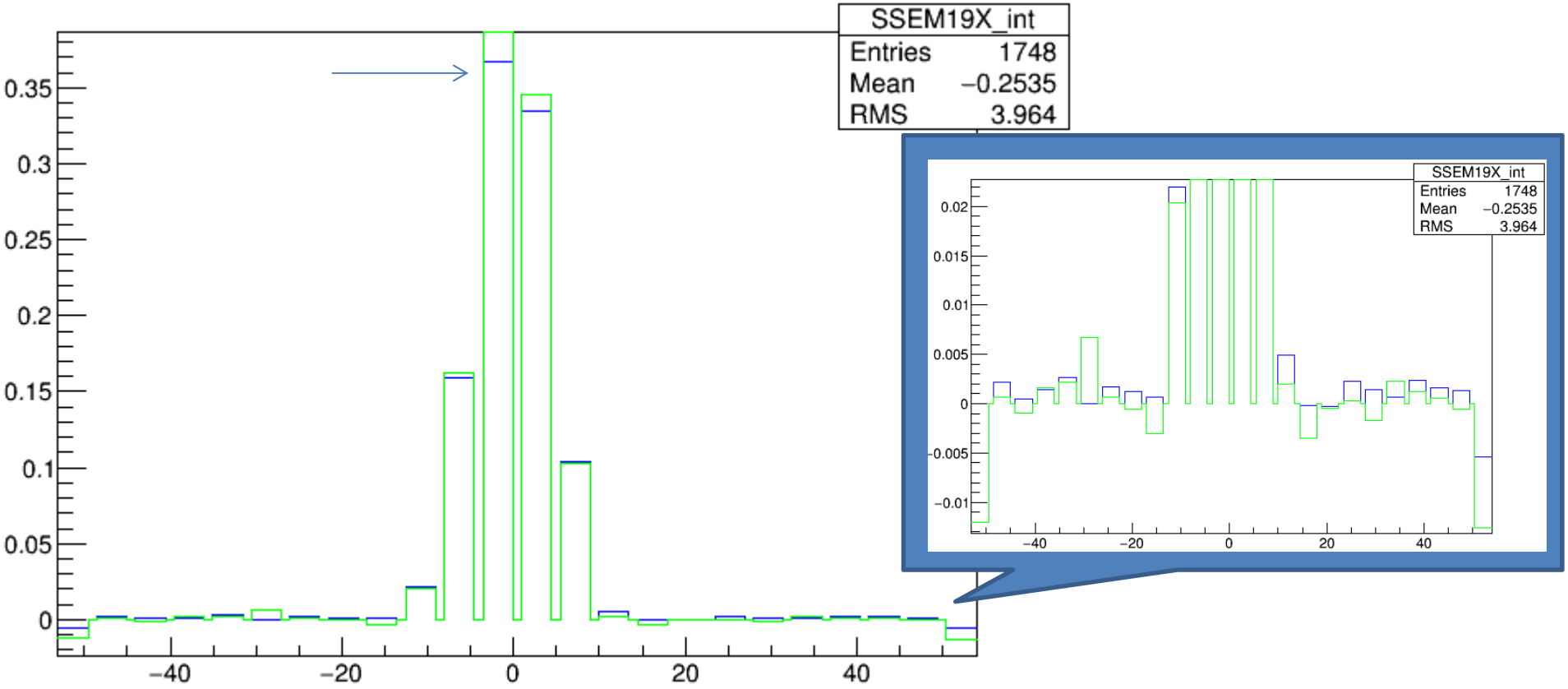


Beam position per bunch vertical

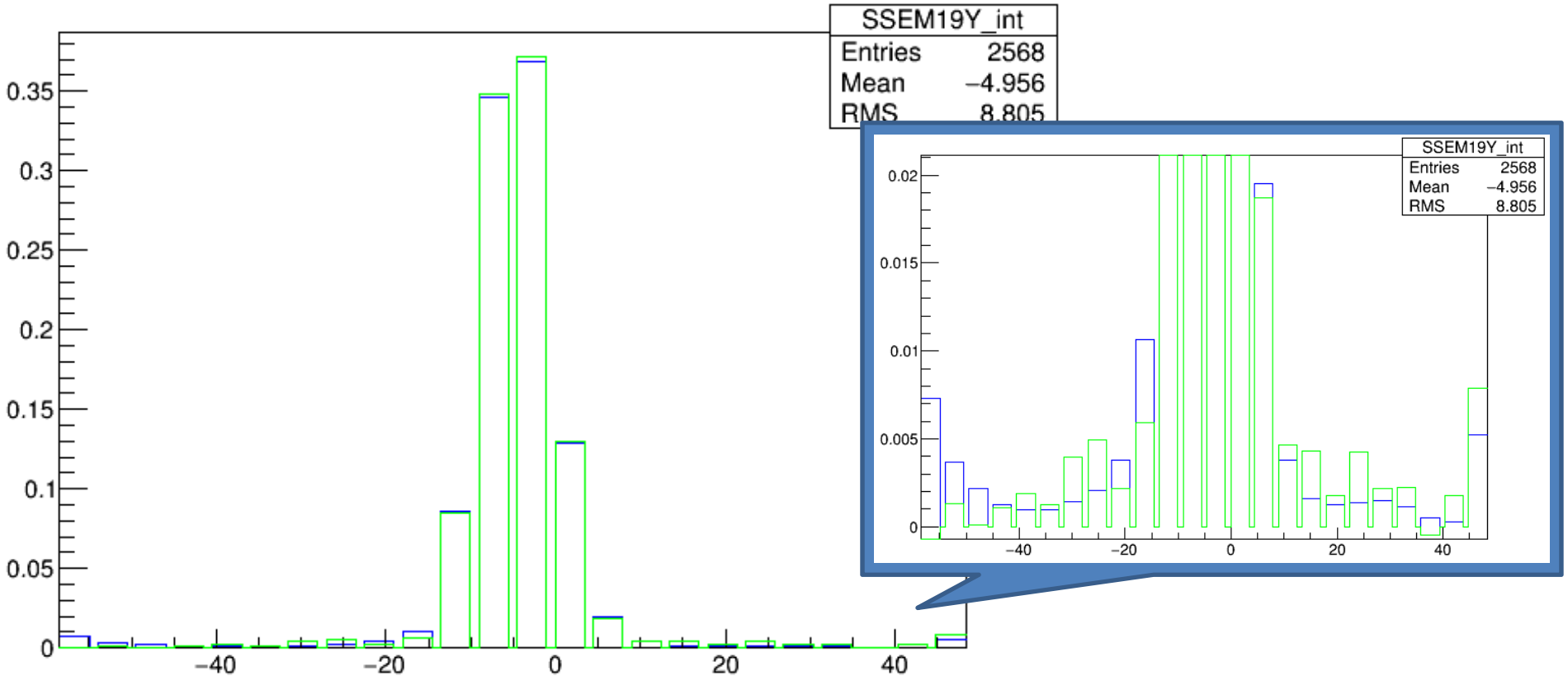
T2K
Green
Integral
orange



Compare beam position profile shape horizontal



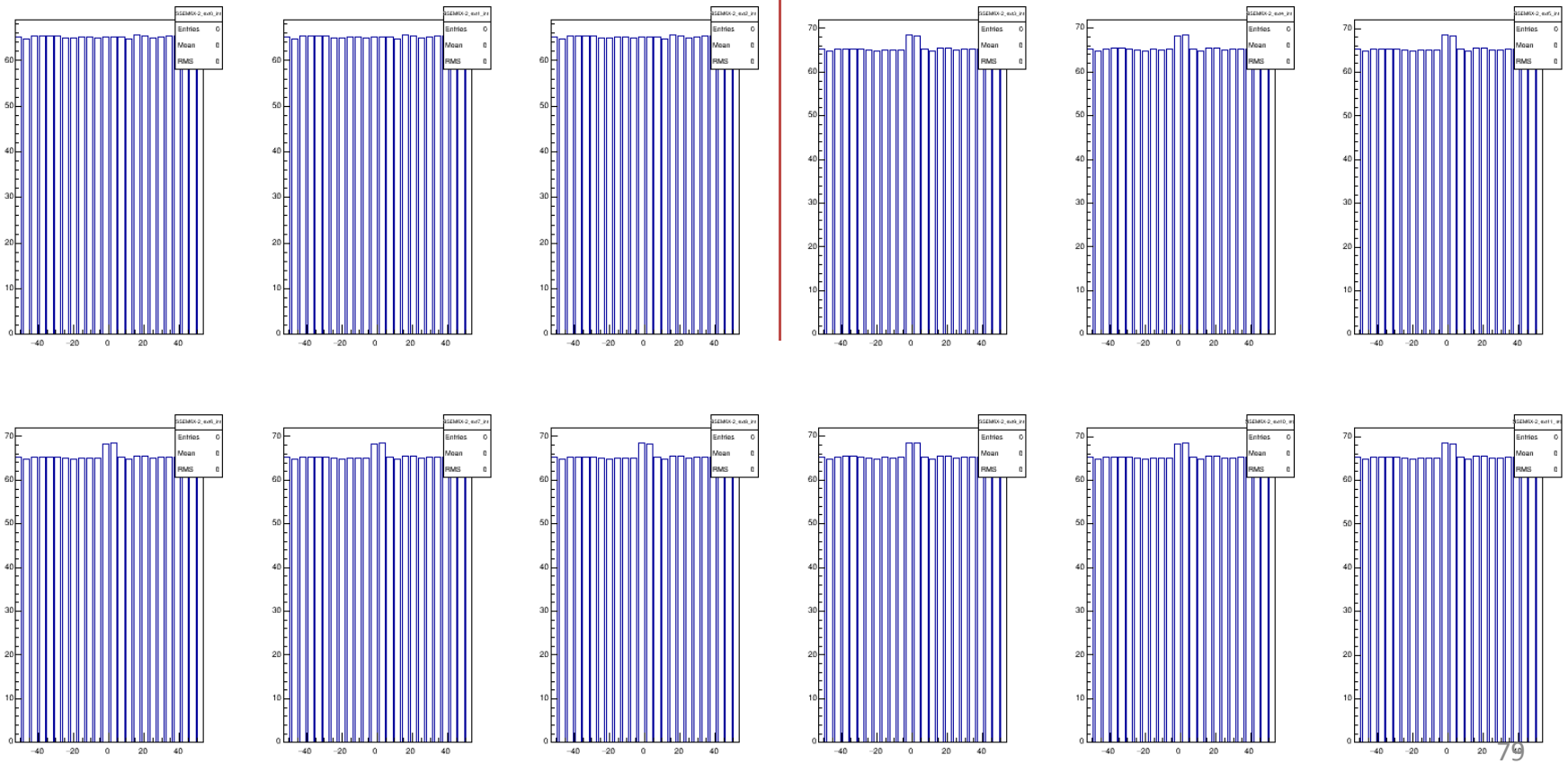
Compare beam position profile shape vertical



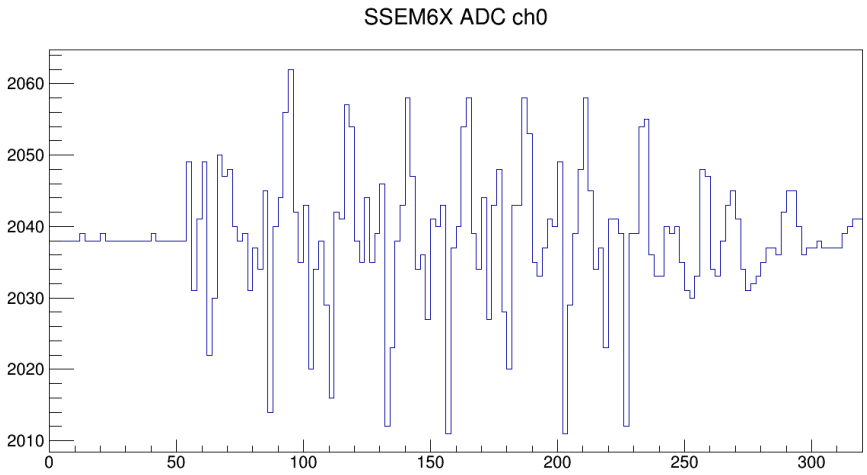
信号波形のオフライン解析

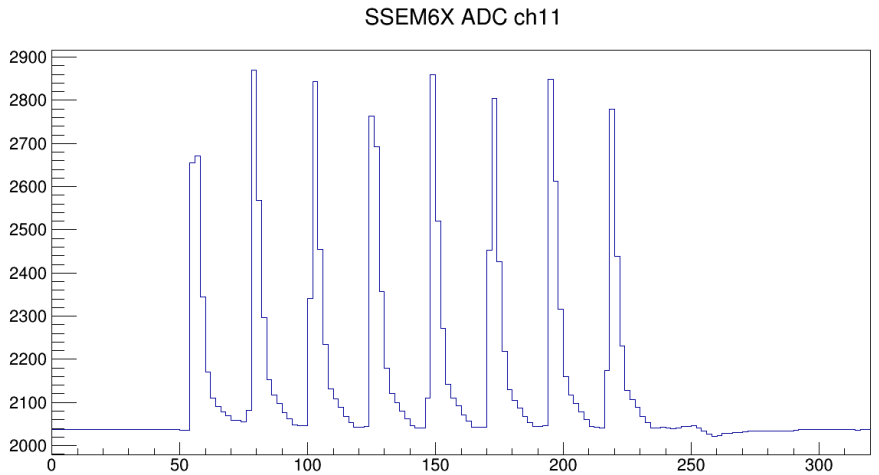
- 保存したファイルを元に，PCでデータを解析し，beam profile及び位置を計算した。
- Xch SSEM06の12shot分（３５kW）のbeam profile解析結果を以下に示す
- 他の取得データを解析した結果，同様のbeam profileを得た

実際のbeam結果はここから



Beam profile結果の考察





- 上に0chと11chのstripにおける1 spill分の信号波形の結果を示す。
- 取得した信号を見ると，0CH(端のstrip)と11CH(中央のstrip)の信号の大きさの差が小さく，取得した信号の値が全て正の値のため，累積積分の結果に大きな違いが出ないことが考えられる。
- よって，アンダーシュートの値が負の値で端と中央のstripで信号の大きさが異なる普段のbeam profileと形が異なる。

firmware上のビーム位置(mm)	オフライン解析上のビーム位置(mm)	firmware上のビーム位置(mm)	オフライン解析上のビーム位置(mm)
-26.13	0.431	-26.12	0.431
-26.12	0.432	-26.12	0.431
-26.11	0.431	-26.12	0.430
-26.13	0.431	-25.48	0.432
-25.47	0.432	-25.47	0.431
-25.49	0.431	-25.49	0.431
-25.48	0.432	-25.48	0.433
-25.47	0.433	-25.47	0.432
-25.48	0.432	-25.49	0.432
-25.48	0.431	-25.47	0.431
-25.48	0.432	-25.49	0.432
-25.47	0.432	-25.48	0.431

計算結果が異なる原因

- 動作試験で用いたfirmwareのビーム位置計算に用いるstripの位置が，firmware上で間違って定義されていた。
- 実験で取得したデータを動作試験時と同様のstripの位置で再度解析し，デバックを行った

Strip number	間違ったstripの位置	正しいstripの位置
0	F4eb	Ebf4
1	B6fb	Edb6
…	…	…
22	9f12	129f
23	6114	1461

デバックの結果

	Firmware (mm)	Offline (mm)		Firmware (mm)	Offline (mm)
beam20170223-2.txt SSEM06 XCH	-26.13	-26.131	beam20170223-3.txt SSEM06 XCH	-26.12	-26.127
	-26.12	-26.127		-26.12	-26.129
	-26.13	-26.131		-26.12	-26.128
	-26.13	-25.605		-25.48	-25.607
	-25.47	-25.614		-25.47	-25.604
	-25.49	-25.598		-25.49	-25.617
	-25.48	-25.609		-25.48	-25.605
	-25.47	-25.607		-25.47	-25.600
	-25.48	-25.601		-25.49	-25.617
	-25.48	-25.609		-25.47	-25.604
	-25.48	-25.612		-25.49	-25.615
	-25.47	-25.598		-25.48	-25.607